

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representation of  
The original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

MENU

SEARCH

INDEX

DETAIL

JAPANESE

1 / 1

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-097373  
 (43)Date of publication of application : 12.04.1996

(51) Int. Cl.

H01L 27/04  
 H01L 21/822  
 H01P 1/203  
 H03H 7/01

(21)Application number : 06-257537

(71)Applicant : T I F:KK

(22)Date of filing : 27.09.1994

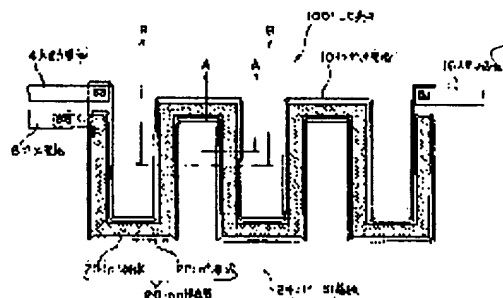
(72)Inventor : IKEDA TAKESHI  
 OKAMOTO AKIRA

(54) LC ELEMENT, SEMICONDUCTOR DEVICE AND MANUFACTURE OF LC ELEMENT

(57)Abstract:

PURPOSE: To provide LC elements and a semiconductor device with a manufacturing method of LC elements which are capable of manufacturing easily and omitting assembling work of components in a post process and forming them as a part of LC or LSI and changing characteristics arbitrarily by changing a capacitor existing like a distributed constant as occasion demands.

CONSTITUTION: An LC element 100 includes a non-spiral-shaped n<sup>+</sup> region 22 formed near the surface of a p-Si substrate and further includes a non-spiral-shaped p<sup>+</sup> region 20 formed partially therein, thereby forming a pn junction layer 26. An electrode 10 is formed on the surface of the p<sup>+</sup> region 20. Both the electrode 10 and the above-described n<sup>+</sup> region 22 function as an inductor respectively while the application of the pn junction layer 26 in backward bias forms a capacitor like a distributed constant and provides an excellent damping characteristic.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## CLAIMS

## [Claim(s)]

[Claim 1] It is formed in the position which are the electrode of the shape of non-spiral shape formed in the semiconductor substrate front face, and a part of aforementioned semiconductor substrate, and met the electrode of the shape of aforementioned non-spiral shape. The pn junction layer of the shape of non-spiral shape formed in the 1st field which consists of p layers or n layers including the 2nd field which the electrode of the shape of aforementioned non-spiral shape is connected, and turns into an inversion field to this 1st field, The inductor of the 2nd aforementioned field which constitutes the electrode of \*\*\*\*\* and the shape of aforementioned non-spiral shape, and a part of aforementioned pn junction layer which is alike, respectively and is therefore formed, LC element characterized by for the capacitor formed of the aforementioned pn junction layer corresponding to each [ these ] inductor existing in distributed constant, and using at least the electrode of the shape of aforementioned non-spiral shape, and one side of the 2nd aforementioned field as a signal propagation path.

[Claim 2] LC element characterized by the electrode of the shape of aforementioned non-spiral shape having a meandering configuration in a claim 1.

[Claim 3] LC element characterized by the electrode of the shape of aforementioned non-spiral shape having a wave configuration in a claim 1.

[Claim 4] LC element characterized by the electrode of the shape of aforementioned non-spiral shape having a curvilinear configuration in a claim 1.

[Claim 5] LC element characterized by the electrode of the shape of aforementioned non-spiral shape having the shape of linear in a claim 1.

[Claim 6] LC element characterized by making the electrode of the shape of aforementioned non-spiral shape, and the 2nd field of the aforementioned pn junction layer correspond partially by [ of the aforementioned pn junction layer ] setting up the length of the 2nd field for a long time or short at least to the electrode of the shape of aforementioned non-spiral shape in either of the claims 1-5.

[Claim 7] LC element which divides the electrode of the shape of aforementioned non-spiral shape into a plurality, or is characterized by the thing of the aforementioned pn junction layer for which the 2nd field is divided into a plurality at least, and each of each piece of a split is connected electrically in either of the claims 1-6.

[Claim 8] The 1st and the 2nd I/O electrode which were prepared near [ one / any or ] the ends in either of the claims 1-7 among the electrode of the shape of aforementioned non-spiral shape, and the 2nd field of the aforementioned pn junction layer, While it has the grounding electrode prepared near the end of another side among the electrode of the shape of aforementioned non-spiral shape, and the 2nd field of the aforementioned pn junction layer, a signal is inputted from any of the above 1st and the 2nd I/O electrode, or one side and a signal is outputted from another side LC element characterized by connecting or grounding the aforementioned grounding electrode to the power of fixed potential.

[Claim 9] The 1st and the 2nd I/O electrode which were prepared near [ one / any or ] the ends in either of the claims 1-6 among the electrode of the shape of aforementioned non-spiral shape, and the 2nd field of the aforementioned pn junction layer, The 3rd and the 4th I/O electrode which were prepared near the ends of another side among the electrode of the shape of aforementioned non-spiral shape, and the 2nd field of the aforementioned pn junction layer, LC element characterized by being used as an element of the common mode type which \*\*\*\*\* and makes each of the electrode of the shape of aforementioned non-spiral shape, and the 2nd field of the aforementioned pn junction layer a signal propagation path.

[Claim 10] LC element characterized by inputting the signal of the voltage level of the reverse bias of the aforementioned pn junction layer in either of the claims 1-9 at least to one side of the 2nd field of the electrode of the

shape of aforementioned non-spiral shape, and the aforementioned pn junction layer.

[Claim 11] LC element characterized by including further the bias circuit which impresses a predetermined reverse-bias voltage to the aforementioned pn junction layer, and the dc-component elimination circuit which inputs at least into one side of the 2nd field of the electrode of the shape of aforementioned non-spiral shape, and the aforementioned pn junction layer the signal which removed the dc component from the input signal in either of the claims 1-10.

[Claim 12] LC element characterized by preparing the bias circuit which impresses a predetermined reverse-bias voltage to the aforementioned pn junction layer in either of the claims 1-10 while an insulating layer is formed between the electrode of the shape of aforementioned non-spiral shape, and the 1st field of the aforementioned pn junction layer.

[Claim 13] It is LC element characterized by being able to change the reverse-bias voltage which impresses the aforementioned bias circuit to the aforementioned pn junction layer in claims 11 or 12, and changing the capacitance which the aforementioned pn junction layer has by changing the reverse-bias voltage impressed to the aforementioned pn junction layer.

[Claim 14] LC element characterized by performing a termination by forming one LC element of the claims 1-13 on a semiconductor substrate, forming an insulator layer in all the front faces of this semiconductor substrate, etching or laser-beam irradiation removing a part of this insulator layer, opening a hole, and confining the hole in the grade which rises on a front face with solder.

[Claim 15] The semiconductor device characterized by having formed one LC element of the claims 1-14 as a part of substrate, having inserted at least one side of the 2nd field of the electrode of the shape of aforementioned non-spiral shape, and the aforementioned pn junction layer in the signal line or the power line, and really fabricating.

[Claim 16] The inductor which is formed in a part of semiconductor substrate, is equipped with the pn junction layer of the shape of non-spiral shape which serves as the 1st field and this from an inversion field and the 2nd becoming field, and the above 1st and the 2nd field are alike, respectively, and is therefore formed, LC element characterized by for the capacitor formed of the aforementioned pn junction layer existing in distributed constant, and using either [ at least ] the above 1st or the 2nd field as a signal propagation path.

[Claim 17] LC element characterized by the pn junction layer of the shape of aforementioned non-spiral shape having a meandering configuration in a claim 16.

[Claim 18] LC element characterized by the pn junction layer of the shape of aforementioned non-spiral shape having a wave configuration in a claim 16.

[Claim 19] LC element characterized by the pn junction layer of the shape of aforementioned non-spiral shape having a curvilinear configuration in a claim 16.

[Claim 20] LC element characterized by the pn junction layer of the shape of aforementioned non-spiral shape having the shape of linear in a claim 16.

[Claim 21] LC element characterized by making these 1st field and the 2nd field correspond partially by setting up the 2nd field for a long time or short in either of the claims 16-20 to the 1st field which constitutes the aforementioned pn junction layer.

[Claim 22] LC element characterized by dividing into a plurality any of the 1st field which constitutes the aforementioned pn junction layer, and the 2nd field, or one side in either of the claims 16-21, and connecting electrically a part of each piece of each of a split.

[Claim 23] The 1st and the 2nd I/O electrode which were prepared in either of the claims 16-22 near [ one / any of the 1st field which constitutes the aforementioned pn junction layer, and the 2nd field, or ] the ends, While it has the grounding electrode prepared near the end of another side of the 1st field which constitutes the aforementioned pn junction layer, and the 2nd field, a signal is inputted from any of the above 1st and the 2nd I/O electrode, or one side and a signal is outputted from another side LC element characterized by connecting or grounding the aforementioned grounding electrode to the power of fixed potential.

[Claim 24] The 1st and the 2nd I/O electrode which were prepared in either of the claims 16-21 near [ one / any of the 1st field which constitutes the aforementioned pn junction layer, and the 2nd field, or ] the ends, The 3rd and the 4th I/O electrode which were prepared near the ends of another side of the 1st field which constitutes the aforementioned pn junction layer, and the 2nd field, LC element characterized by being used as an element of the common mode type which \*\*\*\*s and makes each of the 1st of the aforementioned pn junction layer, and the 2nd field a signal propagation path.

[Claim 25] LC element characterized by inputting the signal of the voltage level of the reverse bias of the aforementioned pn junction layer in either of the claims 16-24 to either [ at least ] the 1st field which constitutes the aforementioned pn junction layer, or the 2nd field.

[Claim 26] LC element characterized by including further the bias circuit which impresses a predetermined reverse-bias voltage to the aforementioned pn junction layer, and the dc-component elimination circuit which inputs into either [ at least ] the 1st of the aforementioned pn junction layer, or the 2nd field the signal which removed the dc component from the input signal in either of the claims 16-24.

[Claim 27] It is LC element characterized by being able to change the reverse-bias voltage which impresses the aforementioned bias circuit to the aforementioned pn junction layer in a claim 26, and changing the capacitance which the aforementioned pn junction layer has by changing the reverse-bias voltage impressed to the aforementioned pn junction layer.

[Claim 28] LC element characterized by performing a termination by forming one LC element of the claims 16-27 on a semiconductor substrate, forming an insulator layer in all the front faces of this semiconductor substrate, etching or laser-beam irradiation removing a part of this insulator layer, opening a hole, and confining the hole in the grade which rises on a front face with solder.

[Claim 29] The semiconductor device characterized by having formed one LC element of the claims 16-28 as a part of substrate, having inserted either [ at least ] the 1st of the aforementioned pn junction layer, or the 2nd field in the signal line or the power line, and really fabricating.

[Claim 30] The 1st process which forms the pn junction layer which consists of an inversion field and the 2nd becoming field in a semiconductor substrate to the non-spiral shape-like 1st field, and this 1st field, The 2nd process which is the front face of the aforementioned pn junction layer, and forms in the 1st aforementioned field the electrode of the shape of non-spiral shape connected electrically, The manufacture technique of LC element characterized by including the 3rd process which forms the 2nd each ends or wiring layer connected to an edge on the other hand of a field of the electrode of the shape of aforementioned non-spiral shape, and the aforementioned pn junction layer.

[Claim 31] The manufacture technique of LC element characterized by including the 1st process which forms the pn junction layer which consists of an inversion field and the 2nd becoming field, and the 2nd process which forms the 1st of the aforementioned pn junction layer, and 2nd each ends or wiring layers connected to an edge on the other hand of a field to the non-spiral shape-like 1st field, and this 1st field at a semiconductor substrate.

---

[Translation done.]

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] this invention relates to the manufacture technique of LC element which it is included [ element ] in a semiconductor device etc. or can attenuate a predetermined frequency band alone, a semiconductor device, and LC element.

[0002]

[Description of the Prior Art] In connection with development of electronic technique in recent years, the electronic circuitry is broadly used in various fields, therefore to be stabilized, without being influenced from the exterior and to operate each [ these ] electronic circuitry certainly is desired.

[0003] However, a noise invades into such an electronic circuitry from the exterior directly or indirectly. For this reason, there is a problem that there are not few cases where a malfunctioning is caused in the various electronic equipment which used the electronic circuitry.

[0004] A switching regulator is used especially for an electronic circuitry in many cases as DC power supply. Therefore, the big noise which had various kinds of frequency components in the power line of a switching regulator occurs in many cases by the transient currents, such as switching, or the load effect resulting from the switching operation of a digital IC to use. And these noises may spread by radiation through a power line to other circuits in the same device, may do bad influences, such as a malfunctioning and a fall of an S/N ratio, and may cause the malfunctioning of other electronic equipment in use further in near.

[0005] In order to remove such a noise, generally by the electronic circuitry, various kinds of noise filters are used. Especially, in recent years, since much electronic equipment of various configurations is used, the regulation to a noise is also still severer and a development of LC element which functions as a noise filter small and highly efficient moreover which can remove certainly the noise which is generated for this reason is desired.

[0006] As one of such the LC elements, LC noise filter indicated by JP,3-259608,A is known. L component and C component exist in distributed constant, and this LC noise filter can acquire a good damping property over a wide band comparatively compared with concentrated-constant type LC noise filter.

[0007]

[Problem(s) to be Solved by the Invention] By the way, after LC noise filter mentioned above formed the conductor for capacitors in one field of an insulation sheet and formed the conductor for inductors in the field of another side, respectively, it is manufactured by folding up this insulation sheet, and since processes, such as a clinch of an insulation sheet, were required, the problem that a manufacturing process became complicated was.

[0008] Moreover, when this LC noise filter was directly inserted in the power line or signal line of IC or LSI and was used for it, LC noise filter, IC, etc. had to be wired and there was a problem take the time of parts attachment.

[0009] Moreover, since this LC noise filter was formed as a parts simple substance, there was a problem that it was almost impossible to make it contain in the circuit of IC or LSI, namely, to insert between internal wirings of IC, LSI, etc.

[0010] Furthermore, since the capacitor formed in distributed constant in this LC noise filter was determined by each configuration and arrangement of the conductor for inductors, and the conductor for capacitors, after completing as parts, capacitance became fixed, the property as whole will also be fixed and it had the problem that there was no versatility. For example, it is difficult to change the configuration of the conductor for capacitors to change only capacitance, to change capacitance arbitrarily all over the incorporated circuit if needed, and to use it.

[0011] Then, this invention is created in view of such a point, the purpose is easy to manufacture, attachment work of the parts in a back process can be omitted, and it is in offering the manufacture technique of LC element which can

moreover be formed as a part of IC or LSI, a semiconductor device, and LC element.

[0012] Moreover, other purposes of this invention are by changing the capacitance which exists in distributed constant if needed to offer the manufacture technique of LC element which can change a property arbitrarily, a semiconductor device, and LC element.

[0013]

[Means for Solving the Problem] In order to solve the technical problem mentioned above, LC element of a claim 1 It is formed in the position which are the electrode of the shape of non-spiral shape formed in the semiconductor substrate front face, and a part of aforementioned semiconductor substrate, and met the electrode of the shape of aforementioned non-spiral shape. The pn junction layer of the shape of non-spiral shape formed in the 1st field which consists of p layers or n layers including the 2nd field which the electrode of the shape of aforementioned non-spiral shape is connected, and turns into an inversion field to this 1st field, The inductor of the 2nd aforementioned field which constitutes the electrode of \*\*\*\*\* and the shape of aforementioned non-spiral shape, and a part of aforementioned pn junction layer which is alike, respectively and is therefore formed, The capacitor formed of the aforementioned pn junction layer corresponding to each [ these ] inductor exists in distributed constant, and is characterized by using at least the electrode of the shape of aforementioned non-spiral shape, and one side of the 2nd aforementioned field as a signal propagation path.

[0014] LC element of a claim 2 is characterized by the electrode of the shape of aforementioned non-spiral shape having a meandering configuration in LC element of a claim 1.

[0015] LC element of a claim 3 is characterized by the electrode of the shape of aforementioned non-spiral shape having a wave configuration in LC element of a claim 1.

[0016] LC element of a claim 4 is characterized by the electrode of the shape of aforementioned non-spiral shape having a curvilinear configuration in LC element of a claim 1.

[0017] LC element of a claim 5 is characterized by the electrode of the shape of aforementioned non-spiral shape having the shape of linear in LC element of a claim 1.

[0018] LC element of a claim 6 is characterized by making the electrode of the shape of aforementioned non-spiral shape, and the 2nd field of the aforementioned pn junction layer correspond partially to the electrode of the shape of aforementioned non-spiral shape in one LC element of the claims 1-5 by [ of the aforementioned pn junction layer ] setting up the length of the 2nd field for a long time or short at least.

[0019] In one LC element of the claims 1-6, LC element of a claim 7 divides the electrode of the shape of aforementioned non-spiral shape into a plurality, or the 2nd field is divided into a plurality at least, and it is characterized by the thing of the aforementioned pn junction layer for which each of each piece of a split is connected electrically.

[0020] LC element of a claim 8 is set for one LC element of the claims 1-7. The 1st and the 2nd I/O electrode which were prepared near [ one / any or ] the ends among the electrode of the shape of aforementioned non-spiral shape, and the 2nd field of the aforementioned pn junction layer, While it has the grounding electrode prepared near the end of another side among the electrode of the shape of aforementioned non-spiral shape, and the 2nd field of the aforementioned pn junction layer, a signal is inputted from any of the above 1st and the 2nd I/O electrode, or one side and a signal is outputted from another side It is characterized by connecting or grounding the aforementioned grounding electrode to the power of fixed potential.

[0021] LC element of a claim 9 is set for LC element of any of claims 1-6, or \*\*. The 1st and the 2nd I/O electrode which were prepared near [ one / any or ] the ends among the electrode of the shape of aforementioned non-spiral shape, and the 2nd field of the aforementioned pn junction layer, The 3rd and the 4th I/O electrode which were prepared near the ends of another side among the electrode of the shape of aforementioned non-spiral shape, and the 2nd field of the aforementioned pn junction layer, It \*\*\*\*s and is characterized by being used as an element of the common mode type which makes each of the electrode of the shape of aforementioned non-spiral shape, and the 2nd field of the aforementioned pn junction layer a signal propagation path.

[0022] It is characterized by the semiconductor device of a claim 10 inputting the signal of the voltage level of the reverse bias of the aforementioned pn junction layer in either of the claims 1-9 at least to one side of the 2nd field of the electrode of the shape of aforementioned non-spiral shape, and the aforementioned pn junction layer.

[0023] It is characterized by LC element of a claim 11 containing further the bias circuit which impresses a predetermined reverse-bias voltage to the aforementioned pn junction layer, and the dc-component elimination circuit which inputs at least into one side of the 2nd field of the electrode of the shape of aforementioned non-spiral shape, and the aforementioned pn junction layer the signal which removed the dc component from the input signal in one LC

element of the claims 1-10.

[0024] In one LC element of the claims 1-10, LC element of a claim 12 is characterized by preparing the bias circuit which impresses a predetermined reverse-bias voltage to the aforementioned pn junction layer while it forms an insulating layer between the electrode of the shape of aforementioned non-spiral shape, and the 1st field of the aforementioned pn junction layer.

[0025] LC element of a claim 13 is characterized by for the aforementioned bias circuit being able to change the reverse-bias voltage impressed to the aforementioned pn junction layer, and changing the capacitance which the aforementioned pn junction layer has by changing the reverse-bias voltage impressed to the aforementioned pn junction layer in LC element of claims 11 or 12.

[0026] LC element of a claim 14 forms one LC element of the claims 1-13 on a semiconductor substrate, an insulator layer is formed in all the front faces of this semiconductor substrate, etching or laser-beam irradiation removes a part of this insulator layer, a hole is opened, and it is characterized by performing a termination by confining the hole in the grade which rises on a front face with solder.

[0027] It is characterized by for the semiconductor device of a claim 15 having formed one LC element of the claims 1-14 as a part of substrate, having inserted at least one side of the 2nd field of the electrode of the shape of aforementioned non-spiral shape, and the aforementioned pn junction layer in the signal line or the power line, and really fabricating it.

[0028] LC element of a claim 16 is formed in a part of semiconductor substrate, and it has the pn junction layer of the shape of non-spiral shape which serves as the 1st field and this from an inversion field and the 2nd becoming field. The inductor of the above 1st and the 2nd field which is alike, respectively and is therefore formed, and the capacitor formed of the aforementioned pn junction layer exist in distributed constant, and is characterized by using either [ at least ] the above 1st or the 2nd field as a signal propagation path. LC element of a claim 17 is characterized by the pn junction layer of the shape of aforementioned non-spiral shape having a meandering configuration in LC element of a claim 16.

[0029] LC element of a claim 18 is characterized by the pn junction layer of the shape of aforementioned non-spiral shape having a wave configuration in LC element of a claim 16.

[0030] LC element of a claim 19 is characterized by the pn junction layer of the shape of aforementioned non-spiral shape having a curvilinear configuration in LC element of a claim 16.

[0031] LC element of a claim 20 is a LC element characterized by the pn junction layer of the shape of aforementioned non-spiral shape having the shape of linear in LC element of a claim 16.

[0032] LC element of a claim 21 is characterized by making these 1st field and the 2nd field correspond partially in one LC element of the claims 16-20 by setting up the 2nd field for a long time or short to the 1st field which constitutes the aforementioned pn junction layer.

[0033] It is characterized by for LC element of a claim 22 dividing into a plurality any of the 1st field which constitutes the aforementioned pn junction layer, and the 2nd field, or one side in one LC element of the claims 16-21, and connecting electrically a part of each piece of each of a split.

[0034] LC element of a claim 23 is set for one LC element of the claims 16-22. The 1st and the 2nd I/O electrode which were prepared near [ one / any of the 1st field which constitutes the aforementioned pn junction layer, and the 2nd field, or ] the ends, While it has the grounding electrode prepared near the end of another side of the 1st field which constitutes the aforementioned pn junction layer, and the 2nd field, a signal is inputted from any of the above 1st and the 2nd I/O electrode, or one side and a signal is outputted from another side It is characterized by connecting or grounding the aforementioned grounding electrode to the power of fixed potential.

[0035] LC element of a claim 24 is set for one LC element of the claims 16-21. The 1st and the 2nd I/O electrode which were prepared near [ one / any of the 1st field which constitutes the aforementioned pn junction layer, and the 2nd field, or ] the ends, It has the 3rd and 4th I/O electrodes prepared near the ends of another side of the 1st field which constitutes the aforementioned pn junction layer, and the 2nd field, and is characterized by being used as an element of the common mode type which makes each of the 1st of the aforementioned pn junction layer, and the 2nd field a signal propagation path.

[0036] It is characterized by LC element of a claim 25 inputting the signal of the voltage level of the reverse bias of the aforementioned pn junction layer in one LC element of the claims 16-24 to either [ at least ] the 1st field which constitutes the aforementioned pn junction layer, or the 2nd field.

[0037] It is characterized by LC element of a claim 26 containing further the bias circuit which impresses a predetermined reverse-bias voltage to the aforementioned pn junction layer, and the dc-component elimination circuit



which inputs into either [ at least ] the 1st of the aforementioned pn junction layer, or the 2nd field the signal which removed the dc component from the input signal in one LC element of the claims 16-24.

[0038] LC element of a claim 27 is characterized by for the aforementioned bias circuit being able to change the reverse-bias voltage impressed to the aforementioned pn junction layer, and changing the capacitance which the aforementioned pn junction layer has by changing the reverse-bias voltage impressed to the aforementioned pn junction layer in LC element of a claim 26.

[0039] LC element of a claim 28 forms one LC element of the claims 16-27 on a semiconductor substrate, an insulator layer is formed in all the front faces of this semiconductor substrate, etching or laser-beam irradiation removes a part of this insulator layer, a hole is opened, and it is characterized by performing a termination by confining the hole in the grade which rises on a front face with solder.

[0040] It is characterized by for the semiconductor device of a claim 29 having formed one LC element of the claims 16-28 as a part of substrate, having inserted either [ at least ] the 1st of the aforementioned pn junction layer, or the 2nd field in the signal line or the power line, and really fabricating it.

[0041] The 1st process at which the manufacture technique of LC element of a claim 30 forms the pn junction layer which consists of an inversion field and the 2nd becoming field in a semiconductor substrate to the non-spiral shape-like 1st field, and this 1st field, The 2nd process which is the front face of the aforementioned pn junction layer, and forms in the 1st aforementioned field the electrode of the shape of non-spiral shape connected electrically, It is characterized by including the 3rd process which forms the 2nd each ends or wiring layer connected to an edge on the other hand of a field of the electrode of the shape of aforementioned non-spiral shape, and the aforementioned pn junction layer.

[0042] It is characterized by the manufacture technique of LC element of a claim 31 including the 2nd process which forms the 1st process which forms the pn junction layer which consists of an inversion field and the 2nd becoming field, and the 1st of the aforementioned pn junction layer, and 2nd each ends or wiring layers connected to an edge on the other hand of a field to the non-spiral shape-like 1st field, and this 1st field in a semiconductor substrate.

[0043]

[Function] With LC element of a claim 1, the electrode currently formed in a pn junction layer and its front face is formed in the shape of non-spiral shape, and each of this electrode and the 2nd field of a pn junction layer functions as an inductor. Moreover, since the non-spiral shape-like pn junction layer is formed among these, between a non-spiral shape-like electrode and the 2nd field of a pn junction layer, a distributed constant-capacitor is formed of this pn junction layer.

[0044] Therefore, the signal inputted at least into one side of a non-spiral shape-like electrode and the 2nd field of a pn junction layer mentioned above is spread through the inductor and capacitor which exist in distributed constant, and the damping property with a good rear spring supporter is acquired by the wide band.

[0045] While especially LC element of a claim 1 forms a non-spiral shape-like pn junction layer on a semiconductor substrate, it can be manufactured by forming a non-spiral shape-like electrode in the front-face side further, and it becomes easy [ a manufacture ] very much [ it ]. Moreover, since it is formed on a semiconductor substrate, this LC element can also be formed as a part of IC or LSI, and when it forms as a part of such parts, it can omit attachment work of the parts in a back process.

[0046] LC element of claims 2-5 has the same operation and same effect as LC element of the above-mentioned claim 1, although the configuration of the non-spiral shape-like electrode which functions as an inductor, and the electrode of a pn junction layer is specified as either of the shape of a meandering configuration, a wave configuration, a curvilinear configuration, and linear. Since the value of the inductance which an electrode and the 2nd field have though it is the same except the difference of this configuration, and capacitance changes with each configurations, it becomes that from which the property of LC element also differed with each configuration. Also in each of these configurations, the electrode of each configuration and each of the 2nd field function as an inductor, and it is the same that the capacitor formed of those inductors and the pn junction layer between them exists in distributed constant, and it functions as a LC element which has a damping property with a good rear spring supporter in a wide band.

[0047] Moreover, with LC element of a claim 6, to the electrode of the meandering configuration mentioned above, the length of the 2nd field is formed for a long time or short as there are few pn junction layers. Even if it is in this case, similarly, each of the electrode of a meandering configuration and the 2nd field of a pn junction layer from which a length is different functions as an inductor, and the capacitor formed of a pn junction layer exists in distributed constant among these. Therefore, this LC element is effective in it being possible to reach easily [ manufacture ] and to form as a part of substrate while it has a good damping property over a wide band.

[0048] Moreover, with LC element of a claim 7, while any of the electrode of the meandering configuration mentioned above and a pn junction layer or one side is divided into a plurality, it connects electrically and a part of piece of these splits is used. In this case, it becomes distributed constant type LC element for which a property is different from LC element mentioned above by using the other side which is not divided as a signal propagation path. Since especially the inductance of each piece of a split becomes small, the influence of the inductance of each piece of a split can use it as few LC element.

[0049] Moreover, while the 1st and 2nd I/O electrodes are prepared with LC element of a claim 8 near [ which was mentioned above / one / any of the electrode of a meandering configuration, and the 2nd field of a pn junction layer, or ] the ends By [ of another side ] on the other hand preparing a grounding electrode near the edge, the near electrode or the 2nd field in which the 1st and 2nd I/O electrodes were prepared can form easily three terminals type LC element used as a signal propagation path.

[0050] Moreover, with LC element of a claim 9, LC element of 4 terminal common mode type can be easily formed by preparing the 3rd and 4th I/O electrodes also in the ends of the electrode of the other side in a claim 4, or the 2nd field.

[0051] Moreover, with LC element of a claim 10, a distributed constant-capacitor can be certainly formed between pn junction by inputting the signal of a voltage level which requires a reverse bias for a pn junction layer at least into one side of the electrode of a meandering configuration, and the 2nd field of a pn junction layer mentioned above.

[0052] That is, since it can be made to function as a capacitor when a reverse bias is applied in a pn junction layer, it can operate as a LC element which has a damping property collectively good at a wide band by inputting a signal on which the pn junction layer of a meandering configuration functions as a capacitor.

[0053] Moreover, with LC element of a claim 11, the reverse-bias voltage to this pn junction layer is impressed by the bias circuit. Moreover, the dc-component elimination circuit is prepared corresponding to this, the reverse-bias voltage impressed from a bias circuit is overlapped on the signal with which the dc component was removed from the input signal, and it is inputted into it. Thereby, a pn junction layer can be completely used by the reverse bias, and the pn junction layer of a meandering configuration can be certainly used as a capacitor.

[0054] Moreover, with LC element of a claim 12, an insulating layer is formed between the electrode of a meandering configuration and the 1st field of a pn junction layer which were mentioned above, and the reverse-bias voltage is impressed to a pn junction layer by the bias circuit. Therefore, a pn junction layer can be certainly used as a capacitor also in this case, and it operates as a LC element which has a good damping property in a wide band collectively. Moreover, since the electrode and pn junction layer of a meandering configuration are separated by the insulating layer in direct current in this case, it is not necessary to add a dc-component elimination circuit which is used by the claim 11 mentioned above.

[0055] Moreover, with LC element of a claim 13, the reverse-bias voltage impressed by the bias circuit mentioned above can be set as adjustable. Thereby, the capacity of the pn junction layer of a meandering configuration can be changed arbitrarily, and a damping property, i.e., the frequency characteristic, can be controlled to adjustable if needed.

[0056] Moreover, with LC element of a claim 14, after forming LC element of each claim mentioned above on a semiconductor substrate, an insulator layer is formed in all front faces by the chemistry liquid phase process etc. Then, a hole is opened in a part of this insulator layer by etching or laser-beam irradiation, and a termination is performed by piling solder in this hole. Therefore, surface mount type LC element can be manufactured easily, and attachment work of this LC element also becomes easy by considering as a surface mount type.

[0057] Moreover, in the semiconductor device of a claim 15, it forms so that LC element of each claim mentioned above may be inserted in a part of substrate at a signal line or a power line. It can manufacture in one with other parts on a semiconductor substrate by this, and while a manufacture becomes easy, attachment work of the parts in a back process becomes unnecessary.

[0058] Moreover, LC element and the semiconductor device of claims 16-29 omit the non-spiral shape-like electrode in LC element and the semiconductor device of each claim which were mentioned above, and the characteristic feature is in the point of having given the function of this electrode to the 1st field of a pn junction layer. That is, while each of the 1st of a pn junction layer and the 2nd field functions as an inductor, the distributed constant-capacitor by the pn junction layer exists among these.

[0059] therefore, every of claims 16-29 -- like LC element to a claim 15 mentioned above, LC element is easy to manufacture while it has a good damping property -- etc. -- it is effective And since a non-spiral shape-like electrode is not formed in a semiconductor front face, while the process which forms this electrode is unnecessary and a

manufacture becomes easy further, the deployment of the semiconductor front face can also be carried out to other purposes.

[0060] Moreover, the manufacture technique of LC element of the claim 30 or the claim 31 is the technique for manufacturing each LC element mentioned above with the application of a semiconductor manufacturing technology. That is, a non-spiral shape-like pn junction layer is formed first, or a non-spiral shape-like electrode is formed with a non-spiral shape-like pn junction layer, the wiring layer connected to these is formed after that, and LC element is completed.

[0061] Thus, LC element mentioned above can be manufactured by applying a general semiconductor manufacturing technology, and while a miniaturization or low-cost-izing is possible, it also becomes possible to mass-produce more than one simultaneously.

[0062]

[Example] Hereafter, the example of LC element which applied this invention is explained concretely, referring to a drawing.

[0063] [1st example] view 1 is the plan of LC element of the 1st example which applied this invention. Moreover, drawing 2 is an expanded sectional view in the A-A line of drawing 1.

[0064] As shown in these drawings, the LC element 100 of this example contains the n+ field 22 of the meandering configuration formed near the front face of the p-type-silicon substrate (p-Si substrate) 24 which is a semiconductor substrate, and the p+ field 20 of the meandering configuration further formed in the part, and these n+ fields 22 and the p+ field 20 form the pn junction layer 26. Moreover, compared with the p-Si substrate 24 mentioned above, when impurity concentration is set up high and each of the n+ field 22 and the p+ field 20 impresses a reverse-bias voltage between this p-Si substrate 24 and the n+ field 22, the p-Si substrate 24 functions as an isolation field. In practice, what is necessary is just to impress the voltage of a reverse bias to an authenticity by making into this potential the grounding electrode 18 later mentioned with the p-Si substrate 24.

[0065] Moreover, the LC element 100 of this example is the front-face side of the p+ field 20 mentioned above, the electrode 10 of a meandering configuration is formed in the position along this p+ field 20, and the grounding electrode 18 is connected to the one side edge (on the other hand edge [ For example, an outside ]) of this electrode 10. Moreover, two I/O electrodes 14 and 16 are connected to the ends of the n+ field 22 mentioned above, respectively.

[0066] In addition, installation of the grounding electrode 18 to an electrode 10 is performed on the outside of an active region so that the thin p+ field 20 may not be damaged, as shown in drawing 1. Moreover, since it is necessary to insulate so that an electrode 10 may contact neither the n+ field 22 nor the p-Si substrate 24, and it is necessary to make connection (for the same to be said of connection of the other electrode) between an electrode 10 and the grounding electrode 18, the insulation forms insulating layers, such as an oxide film, in the required fraction beforehand.

[0067] the LC element 100 of this example which has such structure -- the electrode 10 and the n+ field 22 of a meandering configuration -- respectively -- an inductor -- it will function as a conductor moreover, if the pn junction layer 26 to which an electrode 10 resembles the p+ field 20 and was connected electrically is used in the state of a reverse bias, it will function as a capacitor of a meandering configuration. Therefore, the LC element 100 in which the capacitor formed of the inductor formed of an electrode 10 and the n+ field 22 and the pn junction layer 26 exists in distributed constant is formed.

[0068] Here, the function as an inductor of the conductor of a meandering configuration is explained briefly. Drawing 3 is drawing showing the principle of the inductor of a meandering configuration. When the current of \*\* is passed on the other hand to the electrode 10 which has the meandering configuration crooked in the shape of irregularity. The magnetic flux from which the sense becomes opposite in the adjoining concavo-convex fraction occurs by turns (for example, as shown in drawing 3 ). The orientation of the magnetic flux set near the notation which has "-" in a balloon turns into the orientation out of which it comes perpendicularly from the paper front face of drawing. The coil of 1/2 turn will connect in series. therefore, the inductor in which the element with a meandering configuration which was shown in drawing 3 has a predetermined inductance collectively -- it can be made to function as a conductor

[0069] Drawing 4 is drawing showing the equal circuit of the LC element 100 of this example. As shown in this drawing (A), it functions as an inductor in which the n+ field 22 of the pn junction layer 26 has an inductance L1, and the signal inputted from one I/O electrode 14 spreads through the n+ field 22, and is outputted from the I/O electrode 16 of another side. Moreover, an electrode 10 functions as an inductor which has an inductance L2, and the grounding electrode 18 prepared in the edge on the other hand is grounded, or it is used by connecting with the power of fixed

potential E.

[0070] In such connection status, when the voltage level of the signal inputted into the I/O electrode 14 is set up more highly than the voltage level (0V or fixed potential E) of the grounding electrode 18, this pn junction layer 26 functions on the pn junction layer 26 which consists of an n+ field 22 and a p+ field 20 as a capacitor with which a reverse-bias voltage has capacitor wardrobe C for such a reason. Moreover, this capacitor is formed in distributed constant covering the overall length of the 1st electrode 10, and can demonstrate the outstanding damping property which is not in conventional concentrated-constant type LC element.

[0071] Moreover, drawing 4 (B) can impress a reverse-bias voltage to the pn junction layer 26 compulsorily, and, thereby, can operate the pn junction layer 26 as a capacitor to an authenticity. While the power for biases 28 for impressing a predetermined reverse-bias voltage between the I/O electrode 14 and the grounding electrode 18 is specifically connected, the capacitor 30 for removing only the dc component in an input signal is connected to the I/O electrode 14 side. While a fixed reverse-bias voltage can always be impressed to the pn junction layer 26 by adding such a circuit, the signal on which this reverse-bias voltage was overlapped can be inputted into the LC element 100 of this example.

[0072] In addition, since the reverse-bias voltage is applied to the signal outputted from the I/O electrode 16, it is desirable to remove a part for this reverse-bias voltage by connecting a capacitor 32 to the outside further.

[0073] Moreover, drawing 4 (C) is replaced with the power for biases 28 mentioned above, and connects the power for adjustable biases 34 which can change the voltage level of a reverse bias arbitrarily. Since the width of face of the depletion layer generally produced in a pn junction side according to the size of the reverse-bias voltage impressed to the pn junction layer 26 changes, capacitance C is also changed in connection with this. Therefore, from \*\*\*\*\* which changes the reverse-bias voltage impressed to the pn junction layer 26 through the I/O electrode 14 or the grounding electrode 18, capacitance C which exists in distributed constant can be changed arbitrarily, and the damping property as LC element 100 whole can be adjusted or changed.

[0074] Drawing 5 is drawing showing the manufacturing process of the LC element 100 of this example, and the status for every manufacturing process of the cross section in the B-B line of drawing 1 is shown.

[0075] (1) growth [ of an epitaxial layer ]: -- first, grow up n+ type epitaxial layer 25 into the whole front face of the p-Si substrate 24 after removing the oxide film of p-Si substrate 24 (wafer) front face (this drawing (A))

[0076] (2) In order to make into an isolation field the field except formation [ of an isolation field ]: next the n+ field 22 shown in drawing 1 , and the p+ field 20, perform a diffusion or ion implantation of p form impurity.

[0077] Specifically, the front face of an epitaxial layer 25 is first oxidized thermally, and an oxide film 70 is formed. And after removing the oxide film 70 of the position which should form p field by the photolithography, p field is alternatively formed by adding p form impurity alternatively with thermal diffusion or an ion implantation. Thus, formed p field becomes a part of p-Si substrate 24, and forms an isolation field (this drawing (B)).

[0078] Thus, as a result of performing formation of an isolation field, the n+ field 22 of a meandering configuration is formed of the left-behind epitaxial layer 25.

[0079] (3) Form the p+ field 20 of a meandering configuration by introducing p form impurity into formation [ of a pn junction layer ]: next a part of n+ field 22 formed in the meandering configuration with thermal diffusion or an ion implantation.

[0080] The front face of the p-Si substrate 24 which contains the n+ field 22 first is specifically oxidized thermally, and an oxide film 72 is formed. And after removing the oxide film 72 of the position which should form the p+ field 20 by the photolithography, the p+ field 20 is alternatively formed by adding p form impurity alternatively with thermal diffusion or an ion implantation.

[0081] Since it is necessary to form this p+ field 20 all over the n+ field 22 formed previously, the p+ field 20 is formed by adding p form impurity more than the amount of already introduced n form impurity (this drawing (C)).

[0082] Thus, the pn junction layer 26 of the meandering configuration which consists of an n+ field 22 and a p+ field 20 is formed.

[0083] (4) Form an electrode 10 by carrying out the vacuum evaporation of the aluminum to the fraction by which performs perforation of a meandering configuration on the front face of the p+ field 20 by the photolithography after forming an oxide film 74 in a front face by formation [ of an electrode ]: next thermal oxidation, and perforation was carried out after that to this meandering configuration (this drawing (D)). Then, two I/O electrodes 14 and 16 are formed for the grounding electrode 18 by vacuum evaporation, such as aluminum, near the ends of the n+ field 22 near the one side edge of this electrode 10, respectively.

[0084] Finally, after making P-glass adhere to the whole surface, the LC element 100 is completed by heating and

forming a flat front face.

[0085] The process which manufactures the LC element 100 of this example is fundamentally similar with the process which manufactures a usual bipolar transistor or usual diode, and the pn junction layer 26 differs from the configuration of an isolation field in the meantime etc. Therefore, it can correspond by changing the configuration of a photo mask in the process which manufactures a general bipolar transistor, and it is suitable also for the miniaturization while a manufacture becomes easy. Moreover, it is possible to form on the same substrate as semiconductor parts, such as a general bipolar transistor and MOSFET, and it can form as a part of IC or LSI. And when it forms as a part of IC or LSI, attachment work of the parts in a back process can be omitted.

[0086] In addition, although the case where isolation was performed was explained for the example in the manufacturing process of this example mentioned above after forming n+ field in the whole front face by epitaxial growth first After forming an oxide film in the front face of the p-Si substrate 24, \*\*\*\*\* lithography performs \*\*\*\*\* corresponding to the n+ field 22 of a meandering configuration. After forming the n+ field 22 by introducing n form impurity into this fraction with thermal diffusion or an ion implantation, you may form the p+ field 20 directly by the same technique. Moreover, a general semiconductor manufacturing technology can be used about the technique of forming a pn junction layer.

[0087] Thus, the LC element 100 of this example functions as a capacitor by using the pn junction layer 26 of the meandering configuration formed along with the electrode 10 by the reverse bias while each of the n+ field 22 of an electrode 10 and the pn junction layer 26 forms an inductor. And since the pn junction layer 26 is formed covering the overall length of an electrode 10, the inductor which has the inductance L1 formed of the n+ field 22, the inductor which has the inductance L2 formed of an electrode 10, and the capacitor which has capacitance C formed of the pn junction layer 26 exist in distributed constant.

[0088] Therefore, while the grounding electrode 18 of an electrode 10 prepared in the edge on the other hand was connected to a grounding or fixed potential, when the n+ field 22 of the pn junction layer 26 is used as a propagation path of a signal, it becomes LC element which has a good damping property by the wide band to the inputted signal.

[0089] Moreover, as mentioned above, since this LC element 100 can apply and manufacture manufacturing technologies, such as a general bipolar transistor, it is easy to manufacture and is suitable for the miniaturization etc. Moreover, when this LC element is manufactured as a part of semiconductor substrate, a wiring with other parts can also be performed simultaneously, and the attachment work in a back process etc. becomes unnecessary.

[0090] Moreover, by changing the value of the reverse-bias voltage applied to the pn junction layer 26, the LC element 100 of this example can control to adjustable capacity C of the capacitor formed in distributed constant, and can adjust or change the frequency characteristic of the whole LC element 100.

[0091] In addition, although this example mentioned above used the n+ field 22 of a meandering configuration as a signal propagation path, it forms the I/O electrodes 14 and 16 in the ends of an electrode 10 while it forms the grounding electrode 18 in the one side edge of the n+ field 22, and may be made to use an electrode 10 side as a signal propagation path. Generally, since a specific resistance is larger than an electrode 10, the n+ field 22 can form LC element from which a damping property, i.e., the frequency characteristic, is different by replacing a signal propagation path.

[0092] moreover, this example mentioned above -- an electrode 10 -- one object for inductors -- the n+ field 22 which constitutes the pn junction layer 26 while it is used as a conductor -- the object for the inductors of another side -- the p+ field 20 which constitutes the pn junction layer 26 while an electrode 10 is removed, although it was used as a conductor -- one object for inductors -- you may be made to use it as a conductor namely, both the p+ field 20 which constitutes this pn junction layer 26 if the pn junction layer 26 functions as a capacitor in this case simultaneously, and the n+ field 22 -- the object for inductors -- it will be used as a conductor

[0093] Drawing 6 is drawing showing the modification of LC element of this example, and LC element which does not use the electrode which functions as an inductor is shown. LC element shown in this drawing has formed two I/O electrodes 14 and 16 in the ends of the n+ field 22 while it forms the grounding electrode 18 in the one side edge of the p+ field 20 which constitutes the pn junction layer 26. this LC element -- both the p+ field 20 and the n+ field 22 -- the object for inductors -- it is functioning as a distributed constant-[ the pn junction layer 26 formed of these ] capacitor while functioning as a conductor, and like the LC element 100 shown in drawing 1 , while it has a good damping property, it has the advantage of a manufacture easy grade Moreover, in manufacturing this LC element, the formation process of the electrode 10 shown in drawing 5 (D) becomes unnecessary.

[0094] In addition, in LC element shown in drawing 6 , the connection relation between two I/O electrodes 14 and 16 and the grounding electrode 18 may be replaced, and, of course, the p+ field 20 side may be used as a signal

propagation path.

[0095] LC element of the [2nd example], next the 2nd example of this invention is explained concretely, referring to a drawing.

[0096] The LC element 100 of the 1st example mentioned above has the characteristic feature in the point which shortened the electrode 10 of an electrode 10 which showed the LC element 200 of this example in drawing 1 , although the pn junction layer 26 of the almost same length is mostly formed covering an overall length.

[0097] Drawing 7 is a plan of the LC element 200 of the 2nd example. It will have a good damping property like the LC element 100 shown in drawing 1 since it was formed in [ the capacitor formed by a part of pn junction layer 26 which counters the inductor which the n/ of the electrode 10 which became short even if it was the case where an electrode 10 was partially omitted as shown in this drawing, and the long pn junction layer 26 /+ field 22 is alike, respectively, and is formed more, and the short electrode 10 ] distributed constant.

[0098] Drawing 8 is drawing showing the equal circuit of the LC element 200 of this example. As shown in this drawing (A), only in the part to which the electrode 10 became short, an inductance L3 and the capacitance C1 which becomes small and exists in distributed constant corresponding to this become small.

[0099] Moreover, as shown in this drawing (B) and this drawing (C), while the reverse bias of the pn junction layer 26 is certainly realizable by connecting a capacitor 30 between the I/O electrode 14 and the grounding electrode 18 with the power for biases 28, or the power for adjustable biases 34, the point that weighted solidity can be changed is the same as the 1st example mentioned above by controlling the value of this reverse-bias voltage to adjustable.

[0100] Thus, the inductor is formed in [ a capacitor ] distributed constant by the pn junction layer 26 of the short electrode 10 and the n+ field 22 of the pn junction layer 26, and the LC element 200 of this example can function as an element with the good damping property which is not in the conventional concentrated-constant type element. Moreover, while it can form as the point that the LC element 200 can be manufactured using a semiconductor manufacturing technology, and parts of LSI etc., about wiring processing in a back process being omissible in this case, it is the same as that of the LC element 100 of the 1st example mentioned above.

[0101] In addition, this example mentioned above does not need to be the pn junction layer 26 about the fraction which forms only the length of an electrode 10 short, maintaining the configuration of the pn junction layer 26 compared with the LC element 100 shown in drawing 1 , and does not counter an electrode 10. Moreover, you may be made to replace the I/O electrodes 14 and 16 and the grounding electrode 18.

[0102] Drawing 9 is drawing showing the modification of LC element of this example. LC element shown in this drawing changes partially the pn junction layer 26 of LC element shown in drawing 7 . The p+ field 20 of the pn junction layer 26 which does not counter an electrode 10 is specifically omitted, and let a part of pn junction layer 26 which does not function as a capacitor be the single n+ field 22. Substantially, this LC element is the same as LC element shown in drawing 7 , and has the same property and the same advantage.

[0103] Moreover, drawing 10 is drawing showing other modifications of LC element of this example. An electrode 10 side is used for it as a signal propagation path while LC element shown in this drawing forms the pn junction layer 26 short compared with an electrode 10. In this case, since the electrode 10 side with a specific resistance smaller than the n+ field 22 is made into the signal propagation path, it will have the property which is different in the LC element 200 shown in drawing 7 .

[0104] Drawing 11 is drawing showing other modifications of LC element of this example, and LC element which does not use the electrode 10 shown in drawing 7 is shown. In the pn junction layer 26 of the meandering configuration in which LC element shown in this drawing has the p+ field 20 where a length is short compared with the n+ field 22, two I/O electrodes 14 and 16 are formed to the ends of the n+ field 22, and the grounding electrode 18 is formed in the one side edge (for example, outside) of the pn field 20, respectively. both the p+ field 20 in which this LC element is different in a length, and the n+ field 22 -- the object for inductors -- it is functioning as a distributed constant-[ the pn junction layer 26 formed of these both ] capacitor while functioning as a conductor, and like the LC element 200 shown in drawing 7 , while it has a good damping property, it has the advantage of a manufacture easy grade

[0105] It explains concretely, referring to a drawing about the LC element 300 of the [3rd example], next the 3rd example of this invention.

[0106] Although the LC element 100 of the 1st example mentioned above and the LC element 200 of the 2nd example function as three terminals type normal-mode type elements, as for the LC element 300 of this example, the characteristic feature is formed so that it may function as a four terminals type common mode-type element.

[0107] Drawing 12 is a plan of LC element of the 3rd example. As shown in this drawing, it differs from the LC



element 100 with which the I/O electrodes 36 and 38 are formed in the ends of an electrode 10, and this point indicated the LC element 300 of the 3rd example to be to drawing 1.

[0108] Drawing 13 is drawing showing the equal circuit of LC element of the 3rd example. As shown in this drawing (A), while the n+ field 22 of the meandering configuration formed between two I/O electrodes 14 and 16 functions as an inductor which has an inductance L1, two I/O electrodes 36 and the electrode 10 formed among 38 function as an inductor which has an inductance L2. And between these two inductors, the capacitor which has capacitance C like the LC element 100 of the 1st example is formed in distributed constant of the pn junction layer 26.

[0109] Thus, the LC element 300 of this example can function as a 4 terminal common mode-type element with the good damping property by forming two I/O electrodes 36 and 38 not only in the n+ field 22 but in the ends of an electrode 10.

[0110] moreover, in order to make it operate as a 4 terminal common mode element mentioned above in order to operate as a capacitor to the p+ field 20, when it is a reverse bias with the high relative potential of the n(namely, electrode 10 -- receiving)+ field 22, it is necessary to set up the pn junction layer 26 more highly than the signal level which inputs into an electrode 10 side the signal level inputted into the n+ field 22 side

[0111] Drawing 12 (B) is made to impress a reverse-bias voltage between the I/O electrode 14 and 36 compulsorily, and impression of this reverse-bias voltage is performed by the power for biases 28. Moreover, since a signal is inputted to both I/O electrodes 14 and 36 in the LC element 300 of this example, the capacitor 40 other than the capacitor 30 used in the 1st example is connected to the I/O electrode 36 side.

[0112] Thus, by using two capacitors 30 and 40, from the signal inputted into each of two I/O electrodes 14 and 36, a dc component is removed, the reverse-bias voltage impressed from the power for biases 28 is overlapped only on the alternating current component of each signal, and it comes to be inputted into the LC element 300 of this example.

[0113] Therefore, the LC element 300 of this example can impress a reverse-bias voltage certainly to the pn junction layer 26, and a capacitor is formed in distributed constant with an inductor. Thereby, a good damping property is acquired.

[0114] Moreover, drawing 13 (C) transposes the power for biases 28 of this drawing (B) to the power for adjustable biases 34. That is, a reverse-bias voltage can be set as adjustable by the power for adjustable biases 34, and change of capacitance C which the pn junction layer 26 has by this, i.e., change of the weighted solidity of the LC element 300 whole, is attained.

[0115] In addition, although this example mentioned above used the electrode 10 as one signal propagation path, it may be made to use both the p+ field 20 which constitutes the pn junction layer 26, and the n+ field 22 as a signal propagation path while it removes this electrode 10.

[0116] Drawing 14 is drawing showing the modification of LC element of this example, and LC element which does not use an electrode is shown. LC element shown in this drawing has formed the I/O electrodes 36 and 38 in the ends of the p+ field 20, respectively while it forms the I/O electrodes 14 and 16 in the ends of the n+ field 22 which constitutes the pn junction layer 26. this LC element -- both the p+ field 20 and the n+ field 22 -- a signal propagation path -- it is -- simultaneous -- each -- the object for inductors -- it functions as a conductor Moreover, it is functioning as a distributed constant-[ the pn junction layer 26 formed of these ] capacitor, and like the LC element 300 shown in drawing 12, while it has a good damping property, it is 4 terminal common mode element which has the advantage of a manufacture easy grade.

[0117] LC element of the [4th example], next the 4th example of this invention is explained concretely, referring to a drawing.

[0118] Although each of the LC element 100,200,300 of each example mentioned above formed the electrode 10 by one conductor, the LC element 400 of this example has the characteristic feature in the point of having divided this electrode 10 into two or more pieces (2 [ for example, ]) 10-1 of a split electrode, and 10-2.

[0119] Drawing 15 is a plan of LC element of the 4th example. As shown in this drawing, the LC element 400 of the 4th example has the structure which transposed the electrode 10 used for the LC element 100 shown in drawing 1 to two pieces 10-1 of a split electrode, and 10-2, and 2 \*\*\*\*s also of the p+ fields 20 connected to each piece of a split electrode are carried out. The grounding electrode 18 is connected to these pieces 10-1 of a split electrode that have a meandering configuration collectively, and each of 10-2, and each piece 10-1 of a split electrode and the one side edge of the inductor of 10-2 which is alike, respectively and is therefore formed are grounded by grounding two grounding electrodes 18. Or each piece 10-1 of a split electrode and the one side edge of the inductor of 10-2 which is alike, respectively and is therefore formed serve as this fixed potential by connecting two grounding electrodes 18 to the power of fixed potential.

[0120] Drawing 16 is drawing showing the equal circuit of the LC element 400 of the 4th example. As shown in this drawing (A), while the whole n+ field 22 of the pn junction layer 26 functions as an inductor which has an inductance L1, each piece 10-1 of a split electrode and each of 10-2 function as an inductor which has inductances L3 and L4. And the n+ field 22, each piece 10-1 of a split electrode, and the pn junction layer 26 between each of 10-2 function as a capacitor which has capacitance C2 and C3, and, moreover, these capacitors exist in distributed constant.

[0121] Moreover, the circuit in the case of impressing the reverse-bias voltage which can be set as adjustable [ a compulsory reverse-bias voltage or adjustable / compulsory ] is shown in the drawing 16 (B) and this drawing (C). These drawings can change the property as LC element 400 whole by considering as such circuit arrangement corresponding to the drawing 4 (B) and (C) by being able to operate the pn junction layer 26 as a capacitor certainly, or changing the capacity of this capacitor.

[0122] Moreover, as for the LC element 400 of this example, each piece 10-1 of a split electrode and the self-inductances L3 and L4 of 10-2 become small. Therefore, the influence of the property of the LC element 400 whole by these self-inductances becomes small, and the property of the whole LC element will be mostly determined by the capacitance C2 and C3 formed in distributed constant with the inductance L1 which the n+ field 22 has.

[0123] In addition, although it divided and used the electrode 10 while the n+ field 22 of a meandering configuration was used for this example mentioned above as a signal propagation path, it may be made to divide the whole pn junction layer 26 into a plurality while it uses an electrode 10 as a signal propagation path on the contrary.

[0124] Drawing 17 is drawing showing the modification of LC element of this example, and the case where an electrode 10 side is used as a signal propagation path is shown. the n+ field 22 which divides the pn junction layer 26, and the piece 26-1 of a split and 26-2 are alike, respectively, and is contained while LC element shown in this drawing connects the I/O electrodes 14 and 16 to the ends of an electrode 10 -- on the other hand, the grounding electrode 18 is formed in an edge In the LC element 400 shown in drawing 15, this LC element replaces the function of the n+ field 22 and the electrode 10, and has the same advantage as LC element substantially shown in drawing 15.

[0125] Moreover, drawing 18 is drawing showing other modifications of LC element of this example, and LC element which does not use the electrode 10 shown in drawing 15 is shown. Only the p+ field 20 is divided and divided and LC element shown in this drawing forms the grounding electrode 18 in each [ these ] piece 20-1 of a split, and each one side edge of 20-2 while it connects the I/O electrodes 14 and 16 to the ends of the n+ field 22. this LC element -- the n+ field 22, each piece 20-1 of a split, and each of 20-2 -- the object for inductors -- it is functioning as a distributed constant-[ the pn junction layer 26 among these ] capacitor while functioning as a conductor, and like the LC element 400 shown in drawing 15, while it has a good damping property, it has the advantage of a manufacture easy grade

[0126] LC element of the [5th example], next the 9th example of this invention is explained concretely, referring to a drawing.

[0127] the inductor which generally has a predetermined inductance by making a conductor into the shape of spiral shape -- it functions as a conductor moreover, the inductor which has a predetermined inductance even if it is the case where a conductor is made into a meandering configuration, as mentioned above -- it functions as a conductor however, the inductor which has an inductance component even if it is linear [-like ] when extreme, configurations other than the shape of spiral shape, or a meandering configuration, and when the frequency band of the signal inputted is restricted to a RF -- it functions as a conductor LC element of this example has the characteristic feature in the point which formed the electrode 10 etc. in configurations other than the shape of spiral shape, and a \*\*\*\*\* configuration paying attention to such a point.

[0128] The drawing 19 and the drawing 20 are plans of LC element of this example which made each of an electrode 10 and the pn junction layer 26 (the p+ field 20 and n+ field 22) the shape of linear.

[0129] Drawing 19 (A) is equivalent to the drawing 1 mentioned above, the length of the electrode 10 and the pn junction layer 26 is almost equal, and three terminals type LC element formed moreover almost in parallel is shown. Drawing 19 (B) is equivalent to drawing 9, and LC element in which the electrode 10 was formed corresponding to a part of n+ field 22 is shown.

[0130] Drawing 20 (A) is equivalent to drawing 12, and the case where formed input electrodes 36 and 38 in the end of an electrode 10 and the other end, and it considers as the common mode-type element of four terminals is shown. Drawing 20 (B) is equivalent to drawing 15, and LC element which divided the electrode 10 into two pieces 10-1 of a split electrode and 10-2 is shown.

[0131] Drawing 21 is a plan of LC element at the time of making the electrode 10 and the pn junction layer 26 into a curvilinear configuration, and the case where radius of curvature is a big curvilinear configuration is shown. What is



necessary is just to make the electrode 10 and the pn junction layer 26 into a curvilinear configuration, as shown in this drawing, when other parts etc. must be arranged in the position to which two I/O electrodes 14 and 16 were connected in a straight line.

[0132] Drawing 22 is a plan of LC element at the time of making the electrode 10 and the pn junction layer 26 into a wave configuration. Although it is not the meandering configuration shown in drawing 1 etc., when this LC element makes the electrode 10 and the pn junction layer 26 the shape of linear, and the curvilinear configuration where radius of curvature is big, it will have a big inductance.

[0133] Drawing 23 is a plan of LC element at the time of considering as the circumference configuration which does not fill 1 round with the electrode 10 and the pn junction layer 26. As shown in this drawing, LC element which has a small inductance can be formed by forming mostly the electrode 10 and the pn junction layer 26 in a circumference configuration. Moreover, by [ of the electrode 10 and the pn junction layer 26 ] on the other hand turning up an edge or ends partially, the magnetic flux which an electrode 10 etc. generates can be negated partially, an inductance can be reduced, and the inductance of the whole LC element, i.e., the frequency characteristic, can also be adjusted.

[0134] In addition, each of LC element shown in drawing [ which was mentioned above ] 21 - view 23 can be similarly considered about the type corresponding to each of drawing 19 (B), the drawing 20 (A), and the drawing 20 (B), although only LC element corresponding to drawing 19 (A) is shown in order to simplify an explanation.

[0135] Thus, LC element shown in drawing 19 - view 23 can function as an element which has a good damping property like the 1st example which made another configuration the electrode 10 and the pn junction layer 26, and mentioned them above, - the 4th example. Moreover, it is the same as that of each example which also mentioned above the point which the capacitance of the capacitor formed in distributed constant can also change, and can control the property of the whole LC element to adjustable by changing the reverse-bias voltage impressed to the pn junction layer 26.

[0136] Moreover, it has the advantage the same [ as that of LC element of each example mentioned above / about the point that LC element of this example can be manufactured using a semiconductor manufacturing technology, and the point that it can form as parts of LSI etc. and wiring processing in a back process can be omitted ] and same as each example mentioned above about these.

[0137] LC element concerning [other examples], next the example of the others of this invention is explained concretely, referring to a drawing.

[0138] In each example which used LC element which has the electrode of the meandering configuration mentioned above, although the 1st and 2nd I/O electrodes 14 and 16 were arranged in the position which it is near the edge of the electrode 10 or the pn junction layer 26 and which was far apart, the configuration of the electrode 10 and the pn junction layer 26 is devised, and two I/O electrodes 14 and 16 are made to approach, and it may be made to arrange them.

[0139] For example, while it arranges so that two I/O electrodes 14 and 16 may be adjoined as shown in drawing 24, the electrode 10 of the LC element 100 shown in drawing 1 and the one side edge of the pn junction layer 26 are extended until it reaches the I/O electrode 16. Or while it arranges so that two I/O electrodes 14 and 16 may be adjoined as shown in drawing 25, the electrode 10 and the pn junction layer 26 of the LC element 100 which were shown in drawing 1 are turned up, with a meandering configuration maintained.

[0140] Thus, by devising the configuration of the electrode 10 and/or the pn junction layer 26, the position of two I/O electrodes 14 and 16 can approach, and the grounding electrode 18 and these I/O electrodes 14 and 16 can be mostly formed in the same position. Therefore, a wiring for [ a wiring ] a termination can be performed easily and simplification of a manufacturing process is attained.

[0141] The drawing 26 and the drawing 27 are drawings showing the outline in the case of performing a termination using a chemistry liquid phase process. Although the I/O electrodes 14 and 16 are formed in the ends of the n<sup>+</sup> field 22 of a pn junction layer as drawing 26 is a plan of LC element corresponding to drawing 1 etc. and is shown in this drawing, the grounding electrode 18 is not formed in the one side edge of an electrode 10. After separating the semiconductor substrate which has such structure every one LC element 600, as shown in the drawing 27 which is a cross section corresponding to the position of the C-C line of drawing 26, a silicon oxide 42 is formed in all the front faces of the chip (element) separated individually as an insulator layer by the chemistry liquid phase process. Then, since the solder 42 projected by etching's removing the silicon oxide 42 on the electrode 10 and the I/O electrode 14, opening a hole, and confining the hole in the grade which rises on a front face with solder 44 can be contacted the land of a printed-circuit substrate, etc. and directly, in case of the surface mount, it is convenient.

[0142] In addition, other insulating materials, such as synthetic resin, may be used for the protective coat on the front

face of an element, and a laser beam may be used for the punch of a protective coat.

[0143] Drawing 28 is explanatory drawing in the case of forming the LC element 100,200,300,400 of each example mentioned above etc. as parts of LSI etc. As shown in this drawing, it incorporates in the type which inserts each LC element 100,200,300,400 mentioned above on the various signals on a semiconductor chip 46, or the line 48 of power. Since especially the LC element 100,200,300,400 of each example mentioned above etc. can be simultaneously manufactured in the process which forms various circuits on a semiconductor chip 46, it has the advantage that wiring processing in a back process etc. becomes unnecessary.

[0144] Drawing 29, the drawing 30, the drawing 31, the drawing 32, and the drawing 33 are drawings showing the example which connected the buffer to output sides, such as the LC element 100,200,300,400 of each example mentioned above. Generally, since a specific resistance is large, when these are used as a signal propagation path compared with metals, such as aluminum, decrement of a signal produces the n+ field 22 and the p+ field 20. For this reason, it becomes a practical element by connecting a buffer to these output sides and amplifying the voltage level of the decreased signal. Moreover, since decrement of a signal arises even if it is the case where an electrode 10 is used as a signal propagation path when the length of an electrode 10 is lengthened, or when line breadth is made thin, it becomes a practical element by connecting a buffer to an output side similarly.

[0145] Drawing 29 shows the case where the source follower circuit 50 which consists of an MOSFET and resistance as a buffer is used. Although MOSFET which constitutes this source follower circuit 50 has a configuration different from LC element of each example mentioned above a little, since it can be formed on the same semiconductor substrate, it can use the whole including the source follower circuit 50 as LC element, and can form it in one.

[0146] Moreover, drawing 30 shows the case where the emitter follower circuit 52 which consists of two bipolar transistors by which the Darlington connection was carried out as a buffer, and resistance is used. Since the bipolar transistor which constitutes this emitter follower circuit 52 has the same structure as LC element of each example mentioned above, it can form easily the whole including this emitter follower circuit 52 in one as a LC element. In addition, the stability of the operating point of this transistor can also be raised by grounding the base of the transistor of the direction near an output through resistance.

[0147] Drawing 31 shows the circuit at the time of using p channel MOS FET by the reverse bias as a buffer.

[0148] Drawing 32 shows the case where the amplifying circuit 54 which consists of two MOSFETs and resistance as a buffer is used. Although MOSFET which constitutes this amplifying circuit 54 has a configuration different from LC element of each example mentioned above a little, since it can be formed on the same semiconductor substrate, it can form the whole including this amplifying circuit 54 in one easily as a LC element. In addition, in this circuit, the rate of voltage amplification is  $1 + (R_2/R_1)$ , and becomes  $R_2 = 0$  then a source follower, and an EQC.

[0149] Moreover, drawing 33 shows the case where the amplifying circuit 55 which consists of two bipolar transistors and resistance as a buffer is used. Since it has the configuration with same LC element and bipolar transistor of each example which were mentioned above, the whole including this amplifying circuit 55 can be formed in one on the semiconductor substrate same as a LC element. In addition, in this circuit, the rate of voltage amplification is  $1 + (R_2/R_1)$ , and becomes  $R_2 = 0$  then a \*\*\*\*\* follower, and an EQC.

[0150] In addition, in transposing the LC element 100 shown in drawing 29, the drawing 30, the drawing 31, the drawing 32, and the drawing 33 to the LC element 300 of the 3rd example etc., in order to use both the n+ field 22 and the electrode 10 as a signal propagation path, the buffers 50, 52, 53, 54, and 55 mentioned above also to the output side of an electrode 10 are connected.

[0151] Thus, while the frequency component of a wide band is comparatively removed by the LC element 100,200,300,400 etc. by forming a buffer in an output side, the signal level decreased by minding the n+ field 22 etc. is restored by amplification, and it is enabled that an SN ratio obtains a good output signal, to acquire the impedance matching with a latter circuit, etc.

[0152] In addition, although the case where the LC element 100 of the 1st example was used as an example was illustrated in drawing 29, the drawing 30, the drawing 31, the drawing 32, and the drawing 33, it is the same when using the LC element 200,300,400 of other examples etc.

[0153] Thus, the signal level decreased by minding the n+ field 22 or the electrode 10 is restored by amplification, and an SN ratio becomes possible [ obtaining a good output signal ] at the same time the frequency component of a wide band is comparatively removed by the LC element 100 etc. by forming a buffer in an output side.

[0154] Moreover, by connecting a level-conversion circuit to an output side, the signal level decreased by minding the n+ field 22 of LC element etc. can be amplified, and a predetermined level conversion or level correction can be performed. In addition, the point which can form these level-conversion circuits in the same semiconductor substrate

as LC element of each example in one is the same as that of the case of the buffer mentioned above. Moreover, about the LC element 300 of the 3rd example, to it, it can connect with the output side of both two signal propagation paths, can be and crawl on a level-conversion circuit, and can connect only with one [ a gap or ] output side.

[0155] In addition, this invention is not limited to each above-mentioned example, and the various deformation implementation in within the limits of the summary of this invention is possible for it.

[0156] For example, although an electrode 10 is directly contacted on the front face of the p+ field 20 of the pn junction layer 26 and was formed in it, you may be made to make the insulating layers 62, such as SiO<sub>2</sub>, intervene in each example mentioned above between these electrodes 10 and the p+ field 20 of the pn junction layer 26.

[0157] Drawing 34 is drawing showing the cross-section structure at the time of forming an insulating layer 62 between an electrode 10 and the p+ field 20 of the pn junction layer 26. In this case, a direct signal can be inputted into the I/O electrode 14 (or 16) of an electrode 10 prepared in the edge on the other hand while a direct reverse-bias voltage is impressed to the pn junction layer 26. That is, the electrode 10 and the p+ field 20 which have been arranged on both sides of an insulating layer 62 will function as a capacitor, and the capacitor 30 for dc-component elimination which was shown in the drawing 4 mentioned above becomes unnecessary.

[0158] Moreover, since the electrode 10 was formed by performing vacuum evaporation, such as aluminum, in the last process, although this electrode 10 serves as the cross-section configuration projected as shown in drawing 2 in each example mentioned above, as shown in drawing 35, you may be made to embed an electrode 10 in the pn junction layer 26 by forming the slot of a meandering configuration in a part of pn junction layer 26 by etching etc. By doing in this way, there is no irregularity in a front-face side, almost flat LC element can be formed and attachment work etc. becomes easy. Moreover, although LC element was formed using pnp structure which contains the p-Si substrate 24 in each example mentioned above, it can also consider as npn structure similarly. Drawing 36 is drawing showing the partial cross section of LC element at the time of considering as npn structure. When it considers as such structure, it is necessary to carry out the polarity of the reverse-bias voltage impressed to a pn junction layer reversely. It is drawing showing the configuration at the time of carrying out the polarity of the reverse-bias voltage which carries out drawing 37 in this way, and is impressed reversely, and the circuit corresponding to drawing 4 (C) is shown.

[0159] Moreover, although the point which can form the LC element 100 etc. as parts of LSI etc. was got as an effect in each example mentioned above After not forming and not necessarily forming the LC element 100 etc. on a semiconductor substrate as parts of LSI etc., a termination is performed to each of the I/O electrodes 14 and 16 and the grounding electrode 18. Or the termination using a chemistry liquid phase process which was shown in the drawing 26 and the drawing 27 is performed, and it may be made to form as an element of a simple substance. In this case, two or more LC elements 100 etc. are simultaneously formed on the same semiconductor substrate, and if a semiconductor substrate is separated after that and it is made to perform a termination for each LC element 100 etc., mass production method will become possible easily.

[0160] Moreover, although the I/O electrodes 14 and 16 and the grounding electrode 18 were formed in ends, such as the n+ field 22 and the electrode 10, not necessarily, it is not necessary to form the I/O electrodes 14 and 16 and the grounding electrode 18 in an endmost part, and they may be made to shift the installation position in the 1st example mentioned above if needed.

[0161] Moreover, in the LC element 100 of each example mentioned above etc., by changing a reverse-bias voltage, the capacity of the capacitor which exists in distributed constant also changes, and the frequency characteristic as a LC element can control to adjustable by this. Therefore, a tuning circuit, a modulation circuit, an oscillator circuit, a VCF, etc. can be easily constituted as a variable frequency type by using the LC element 100 etc. as a part of circuit.

[0162] Moreover, although the LC element 100 of each example mentioned above etc. explained for the example the case where the pn junction layer 26 was formed on the p-Si substrate 24, they may be the case where the semiconductor of other modalities, such as germanium and gallium arsenide, is used, and the case where amorphous materials, such as an amorphous silicon, are used.

[0163]

[Effect of the Invention] As mentioned above, according to invention of a claim 1, the signal inputted at least into one side of a non-spiral shape-like electrode and the 2nd field of a pn junction layer is spread through the inductor and capacitor which exist in distributed constant, and the damping property with a good rear spring supporter is acquired by the wide band. Moreover, while this element forms a non-spiral shape-like pn junction layer on a semiconductor substrate, it can be manufactured by forming a non-spiral shape-like electrode in the front-face side further, and it becomes easy [ a manufacture ] very much [ it ]. And since it is formed on a semiconductor substrate, this LC element

can also be formed as a part of IC or LSI, and when it forms as a part of such parts, it can omit attachment work of the parts in a back process.

[0164] Moreover, since the configuration of the non-spiral shape-like electrode which functions as an inductor, and the electrode of a pn junction layer is specified as either of the shape of a meandering configuration, a wave configuration, a curvilinear configuration, and linear according to invention of claims 2-5, although the property of LC element also becomes what changed with each configurations Also in each of these configurations, the electrode of each configuration and each of the 2nd field function as an inductor. It is the same that the capacitor formed of those inductors and the pn junction layer between them exists in distributed constant, and it functions as a LC element which has a damping property with a good rear spring supporter in a wide band.

[0165] Moreover, since the capacitor with which each of a non-spiral shape-like electrode and the 2nd field of a pn junction layer from which a length is different functions as an inductor, and is formed of a pn junction layer among these exists in distributed constant according to invention of a claim 6, while it has a good damping property over a wide band like the case of each claim mentioned above, the manufacture is easy and forming as a part of substrate is possible.

[0166] Moreover, while any of the electrode of the shape of non-spiral shape mentioned above and a pn junction layer or one side is divided into a plurality according to invention of a claim 7, it connects electrically, a part of piece of these splits is used, and it becomes distributed constant type LC element for which a property is different from LC element mentioned above by using the other side which is not divided as a signal propagation path. Since especially the inductance of each piece of a split becomes small, the influence of the inductance of each piece of a split can use it as few LC element.

[0167] Moreover, while the 1st and 2nd I/O electrodes are prepared near [ which was mentioned above / one / any of a non-spiral shape-like electrode and the 2nd field of a pn junction layer, or ] the ends according to invention of a claim 8 By [ of another side ] on the other hand preparing a grounding electrode near the edge, the near electrode or the 2nd field in which the 1st and 2nd I/O electrodes were prepared can form easily three terminals type LC element used as a signal propagation path.

[0168] Moreover, according to invention of a claim 9, LC element of 4 terminal common mode type can be easily formed by preparing the 3rd and 4th I/O electrodes also in the ends of the electrode of the other side in a claim 8, or the 2nd field.

[0169] Moreover, according to invention of a claim 10, a distributed constant-capacitor can be certainly formed between pn junction by inputting the signal of a voltage level which requires a reverse bias for a pn junction layer at least into one side of a non-spiral shape-like electrode and the 2nd field of a pn junction layer mentioned above.

[0170] Moreover, according to invention of a claim 11, while the reverse-bias voltage to this pn junction layer is impressed by the bias circuit, the dc-component elimination circuit is prepared corresponding to this, the reverse-bias voltage impressed from a bias circuit is overlapped on the signal with which the dc component was removed from the input signal, and it is inputted into it. Thereby, a pn junction layer can be completely used by the reverse bias, and a non-spiral shape-like pn junction layer can be certainly used as a capacitor.

[0171] Moreover, according to invention of a claim 12, an insulating layer is formed between the non-spiral shape-like electrode and the 1st field of a pn junction layer which were mentioned above, and the reverse-bias voltage is impressed to a pn junction layer by the bias circuit, a pn junction layer can be certainly used as a capacitor, and it operates as a LC element which has a good damping property in a wide band collectively. Moreover, since non-spiral shape-like an electrode and a pn junction layer are separated by the insulating layer in direct current in this case, a dc-component elimination circuit which is used by the claim 11 mentioned above is omissible.

[0172] Moreover, according to invention of a claim 13, the reverse-bias voltage impressed by the bias circuit mentioned above can be set as adjustable. Thereby, the capacity of a non-spiral shape-like pn junction layer can be changed arbitrarily, and a damping property, i.e., the frequency characteristic, can be controlled to adjustable if needed.

[0173] Moreover, according to invention of a claim 14, after forming LC element mentioned above on a semiconductor substrate, an insulator layer is formed in all front faces by the chemistry liquid phase process etc., a hole is opened in a part of this insulator layer by etching or laser-beam irradiation after that, and a termination is performed by piling solder in this hole. Therefore, surface mount type LC element can be manufactured easily, and attachment work of this LC element also becomes easy by considering as a surface mount type.

[0174] Moreover, according to invention of a claim 15, it forms so that LC element of each claim mentioned above may be inserted in a part of substrate at a signal line or a power line. It can manufacture in one with other parts on a

semiconductor substrate by this, and while a manufacture becomes easy, attachment work of the parts in a back process becomes unnecessary.

[0175] Moreover, invention of claims 16-21 omits the non-spiral shape-like electrode used in invention of each claim mentioned above, and the characteristic feature is in the point of having given the function of this electrode to the 1st field of a pn junction layer. That is, like invention to the claim 15 mentioned above, since the distributed constant-capacitor by the pn junction layer is formed among these while each of the 1st of a pn junction layer and the 2nd field functions as an inductor, while it has a good damping property, there is an effect of the grade with the easy manufacture. And since a non-spiral shape-like electrode is not formed in a semiconductor front face, while the process which forms this electrode is unnecessary and a manufacture becomes easy further, the deployment of the semiconductor front face can also be carried out to other purposes.

[0176] Moreover, according to invention of the claim 30 or the claim 31, LC element of each invention mentioned above can be manufactured by applying a general semiconductor manufacturing technology, and while a miniaturization or low-cost-izing is possible, it also becomes possible to mass-produce more than one simultaneously.

[0177]

---

[Translation done.]

特開平8-97373

(43) 公開日 平成8年(1996)4月12日

(51) Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 27/04

21/822

H 0 1 P 1/203

H 0 3 H 7/01

Z 8321-5 J

H 0 1 L 27/04

L

審査請求 未請求 請求項の数31 F D (全 26 頁)

(21) 出願番号 特願平8-257537

(22) 出願日 平成6年(1994)9月27日

(71) 出願人 593119169

株式会社ティ・アイ・エフ

東京都大田区山王二丁目5番6-213号

(72) 発明者 池田 毅

東京都大田区山王2-5-6-213

(72) 発明者 岡本 明

埼玉県上尾市緑丘4丁目7-17

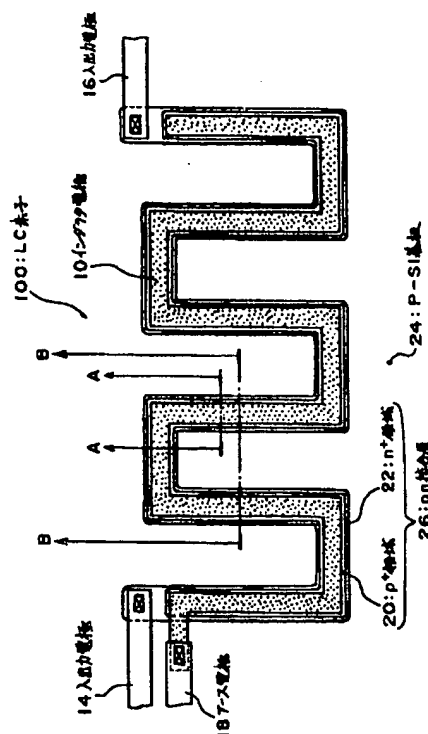
(74) 代理人 弁理士 布施 行夫 (外2名)

(54) 【発明の名称】 LC素子、半導体装置及びLC素子の製造方法

(57) 【要約】

【目的】 製造が容易であり、後工程における部品の組み付け作業を省略することができ、ICやLSIの一部として形成することができ、分布定数的に存在するキャパシタを必要に応じて変えることにより特性を任意に変更することができるLC素子、半導体装置及びLC素子の製造方法を提供すること。

【構成】 LC素子100は、p-Si基板の表面付近に形成された非渦巻き形状のn<sup>+</sup>領域22と、さらにその一部に形成された非渦巻き形状のp<sup>+</sup>領域20とを含んでおり、これによりpn接合層26が形成されている。また、このp<sup>+</sup>領域20の表面には電極10が形成されており、この電極10と上述したn<sup>+</sup>領域22のそれぞれがインダクタとして機能するとともに、pn接合層26を逆バイアスで使用することによりキャパシタが分布定数的に形成され、良好な減衰特性が得られる。



## 【特許請求の範囲】

【請求項1】 半導体基板表面に形成された非渦巻き形状の電極と、

前記半導体基板の一部であって前記非渦巻き形状の電極に沿った位置に形成され、p層あるいはn層からなる第1の領域に前記非渦巻き形状の電極が接続されており、この第1の領域に対して反転領域となる第2の領域を含んで形成される非渦巻き形状のpn接合層と、を備え、前記非渦巻き形状の電極と前記pn接合層の一部を構成する前記第2の領域のそれぞれによって形成されるインダクタと、これら各インダクタに対応する前記pn接合層によって形成されるキャパシタとが分布定数的に存在し、前記非渦巻き形状の電極と前記第2の領域の少なくとも一方を信号伝搬路として用いることを特徴とするLC素子。

【請求項2】 請求項1において、前記非渦巻き形状の電極が蛇行形状を有することを特徴とするLC素子。

【請求項3】 請求項1において、前記非渦巻き形状の電極が波形形状を有することを特徴とするLC素子。

【請求項4】 請求項1において、前記非渦巻き形状の電極が曲線形状を有することを特徴とするLC素子。

【請求項5】 請求項1において、前記非渦巻き形状の電極が直線形状を有することを特徴とするLC素子。

【請求項6】 請求項1～5のいずれかにおいて、前記非渦巻き形状の電極に対して、前記pn接合層の少なくとも第2の領域の長さを長くあるいは短く設定することにより、前記非渦巻き形状の電極と前記pn接合層の第2の領域とを部分的に対応させることを特徴とするLC素子。

【請求項7】 請求項1～6のいずれかにおいて、前記非渦巻き形状の電極を複数に分割し、あるいは前記pn接合層の少なくとも第2の領域を複数に分割し、各分割片のそれぞれを電気的に接続することを特徴とするLC素子。

【請求項8】 請求項1～7のいずれかにおいて、前記非渦巻き形状の電極と前記pn接合層の第2の領域とのうち、いずれか一方の両端近傍に設けられた第1及び第2の入出力電極と、前記非渦巻き形状の電極と前記pn接合層の第2の領域とのうち、他方の一端近傍に設けられたアース電極と、を有し、前記第1及び第2の入出力電極のいずれか一方から信号を入力し、他方から信号を出力するとともに、前記アース電極を固定電位の電源に接続あるいは接地することを特徴とするLC素子。

【請求項9】 請求項1～6のいずれかにおいて、前記非渦巻き形状の電極と前記pn接合層の第2の領域

とのうち、いずれか一方の両端近傍に設けられた第1および第2の入出力電極と、

前記非渦巻き形状の電極と前記pn接合層の第2の領域とのうち、他方の両端近傍に設けられた第3および第4の入出力電極と、

を有し、前記非渦巻き形状の電極と前記pn接合層の第2の領域のそれぞれを信号伝搬路とするコモンモード型の素子として用いられることを特徴とするLC素子。

【請求項10】 請求項1～9のいずれかにおいて、前記非渦巻き形状の電極および前記pn接合層の第2の領域の少なくとも一方に対して、前記pn接合層の逆バイアスの電圧レベルの信号の入力を行なうことを特徴とするLC素子。

【請求項11】 請求項1～10のいずれかにおいて、前記pn接合層に所定の逆バイアス電圧を印加するバイアス回路と、

入力信号から直流成分を除去した信号を前記非渦巻き形状の電極および前記pn接合層の第2の領域の少なくとも一方に輸入する直流成分除去回路と、

をさらに含むことを特徴とするLC素子。

【請求項12】 請求項1～10のいずれかにおいて、前記非渦巻き形状の電極と前記pn接合層の第1の領域との間に絶縁層を形成するとともに、前記pn接合層に所定の逆バイアス電圧を印加するバイアス回路を設けることを特徴とするLC素子。

【請求項13】 請求項11または12において、前記バイアス回路は前記pn接合層に印加する逆バイアス電圧を変更可能であり、前記pn接合層に印加する逆バイアス電圧を変えることにより前記pn接合層が有するキャパシタンスを変更することを特徴とするLC素子。

【請求項14】 請求項1～13のいずれかのLC素子を半導体基板上に形成し、この半導体基板の全表面に絶縁膜を形成し、この絶縁膜の一部をエッチングあるいはレーザ光照射によって除去して孔をあけ、その孔を半田で表面に盛り上がる程度に封じることにより端子付けを行なうことを特徴とするLC素子。

【請求項15】 請求項1～14のいずれかのLC素子を基板の一部として形成し、前記非渦巻き形状の電極および前記pn接合層の第2の領域の少なくとも一方を信号ラインあるいは電源ラインに挿入して一体成形したことを特徴とする半導体装置。

【請求項16】 半導体基板の一部に形成されており、第1の領域およびこれとは反転領域となる第2の領域とからなる非渦巻き形状のpn接合層を備え、前記第1および第2の領域のそれぞれによって形成されるインダクタと、前記pn接合層によって形成されるキャパシタとが分布定数的に存在し、前記第1および第2の領域の少なくとも一方を信号伝搬路として用いることを特徴とするLC素子。

【請求項 17】 請求項 16において、  
前記非渦巻き形状の p n 接合層が蛇行形状を有することを特徴とする LC 素子。

【請求項 18】 請求項 16において、  
前記非渦巻き形状の p n 接合層が波形形状を有することを特徴とする LC 素子。

【請求項 19】 請求項 16において、  
前記非渦巻き形状の p n 接合層が曲線形状を有することを特徴とする LC 素子。

【請求項 20】 請求項 16において、  
前記非渦巻き形状の p n 接合層が直線形状を有することを特徴とする LC 素子。

【請求項 21】 請求項 16～20のいずれかにおいて、  
前記 p n 接合層を構成する第 1 の領域に対して第 2 の領域を長くあるいは短く設定することにより、これら第 1 の領域と第 2 の領域を部分的に対応させることを特徴とする LC 素子。

【請求項 22】 請求項 16～21のいずれかにおいて、  
前記 p n 接合層を構成する第 1 の領域および第 2 の領域のいずれか一方を複数に分割し、各分割片のそれぞれの一部を電気的に接続することを特徴とする LC 素子。

【請求項 23】 請求項 16～22のいずれかにおいて、  
前記 p n 接合層を構成する第 1 の領域および第 2 の領域のいずれか一方の両端近傍に設けられた第 1 及び第 2 の入出力電極と、  
前記 p n 接合層を構成する第 1 の領域および第 2 の領域の他方の一端近傍に設けられたアース電極と、  
を有し、前記第 1 および第 2 の入出力電極のいずれか一方から信号を入力し、他方から信号を出力するとともに、前記アース電極を固定電位の電源に接続あるいは接地することを特徴とする LC 素子。

【請求項 24】 請求項 16～21のいずれかにおいて、  
前記 p n 接合層を構成する第 1 の領域および第 2 の領域のいずれか一方の両端近傍に設けられた第 1 および第 2 の入出力電極と、  
前記 p n 接合層を構成する第 1 の領域および第 2 の領域の他方の両端近傍に設けられた第 3 および第 4 の入出力電極と、  
を有し、前記 p n 接合層の第 1 および第 2 の領域のそれぞれを信号伝搬路とするコモンモード型の素子として用いられることを特徴とする LC 素子。

【請求項 25】 請求項 16～24のいずれかにおいて、  
前記 p n 接合層を構成する第 1 の領域および第 2 の領域の少なくとも一方に対して、前記 p n 接合層の逆バイアスの電圧レベルの信号の入力を行なうことを特徴とする

LC 素子。

【請求項 26】 請求項 16～24のいずれかにおいて、  
前記 p n 接合層に所定の逆バイアス電圧を印加するバイアス回路と、  
入力信号から直流成分を除去した信号を前記 p n 接合層の第 1 および第 2 の領域の少なくとも一方に入力する直流成分除去回路と、  
をさらに含むことを特徴とする LC 素子。

【請求項 27】 請求項 26において、  
前記バイアス回路は前記 p n 接合層に印加する逆バイアス電圧を変更可能であり、前記 p n 接合層に印加する逆バイアス電圧を変えることにより前記 p n 接合層が有するキャパシタンスを変更することを特徴とする LC 素子。

【請求項 28】 請求項 16～27のいずれかの LC 素子を半導体基板上に形成し、この半導体基板の全表面に絶縁膜を形成し、この絶縁膜の一部をエッチングあるいはレーザ光照射によって除去して孔をあけ、その孔を半田で表面に盛り上がる程度に封じることにより端子付けを行なうことを特徴とする LC 素子。

【請求項 29】 請求項 16～28のいずれかの LC 素子を基板の一部として形成し、前記 p n 接合層の第 1 および第 2 の領域の少なくとも一方を信号ラインあるいは電源ラインに挿入して一体成形したことを特徴とする半導体装置。

【請求項 30】 半導体基板に非渦巻き形状の第 1 の領域とこの第 1 の領域に対して反転領域となる第 2 の領域とからなる p n 接合層を形成する第 1 の工程と、  
前記 p n 接合層の表面であって、前記第 1 の領域に電気的に接続された非渦巻き形状の電極を形成する第 2 の工程と、  
前記非渦巻き形状の電極および前記 p n 接合層の第 2 の領域のそれぞれの両端あるいは一方端に接続される配線層を形成する第 3 の工程と、  
を含むことを特徴とする LC 素子の製造方法。

【請求項 31】 半導体基板に非渦巻き形状の第 1 の領域とこの第 1 の領域に対して反転領域となる第 2 の領域とからなる p n 接合層を形成する第 1 の工程と、  
前記 p n 接合層の第 1 および第 2 の領域のそれぞれの両端あるいは一方端に接続される配線層を形成する第 2 の工程と、  
を含むことを特徴とする LC 素子の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置等に組み込まれて、あるいは単体で所定の周波数帯域を減衰させることができる LC 素子、半導体装置及び LC 素子の製造方法に関する。

【0002】



【従来の技術】近年の電子技術の発達に伴い、電子回路は各種分野において幅広く用いられており、従ってこれら各電子回路を外部からの影響を受けることなく安定して確実に動作させることが望まれる。

【0003】しかし、このような電子回路には、直接あるいは間接的に外部からノイズが侵入する。このため、電子回路を使用した各種電子機器に誤動作が引き起こされる場合が少なくないという問題がある。

【0004】特に、電子回路は、直流電源としてスイッチング・レギュレータを用いる場合が多い。従って、スイッチング等の過渡電流により、または使用するデジタルICのスイッチング動作に起因する負荷変動により、スイッチング・レギュレータの電源ラインには各種の周波数成分を持った大きなノイズが発生することが多い。そして、これらのノイズは、同じ機器内の他の回路へ電源ラインを介して、または輻射により伝搬され誤動作やS/N比の低下等の悪影響を及ぼし、さらに近くで使用中の他の電子機器の誤動作を引き起こすことがある。

【0005】このようなノイズを除去するため、一般に電子回路では各種のノイズフィルタが用いられている。特に、近年では各種構成の電子機器を多数使用しているため、ノイズに対する規制もますます厳しくなっており、このため発生するノイズを確実に除去することができる小型でしかも高性能なノイズフィルタとして機能するLC素子の開発が望まれる。

【0006】このようなLC素子の1つとして、特開平3-259608号公報に開示されたLCノイズフィルタが知られている。このLCノイズフィルタは、L成分とC成分とが分布定数的に存在するものであり、集中定数タイプのLCノイズフィルタに比べて比較的広い帯域にわたって良好な減衰特性を得ることができるものである。

【0007】

【発明が解決しようとする課題】ところで、上述したLCノイズフィルタは、絶縁シート的一方の面にキャパシタ用導電体を、他方の面にインダクタ用導電体をそれぞれ形成した後に、この絶縁シートを折りたたむことにより製造されるものであり、絶縁シートの折り返し等の工程が必要なため、製造工程が複雑になるという問題があった。

【0008】また、このLCノイズフィルタをICやLSIの電源ラインあるいは信号ラインに直接挿入して使用する場合には、LCノイズフィルタとIC等とを配線しなければならず、部品組み付けの手間がかかるという問題があった。

【0009】また、このLCノイズフィルタは部品単体として形成されるため、ICやLSIの回路に含ませて、すなわちICやLSI等の内部配線間に挿入することがほとんど不可能であるという問題があった。

【0010】さらに、このLCノイズフィルタにおいて

分布定数的に形成されるキャパシタは、インダクタ用導電体とキャパシタ用導電体のそれぞれの形状や配置により決定されるため、部品として完成した後はキャパシタンスが一定となり、全体としての特性も固定化されてしまい汎用性がないという問題があった。例えば、キャパシタンスのみを変更したい場合にはキャパシタ用導電体の形状を変更する必要がある、組み込んだ回路中で必要に応じてキャパシタンスを任意に変更して使用することは困難である。

【0011】そこで、本発明はこのような点に鑑みて創作されたものであり、その目的は、製造が簡単であり後工程における部品の組み付け作業を省略することができ、しかもICやLSIの一部として形成することが可能なLC素子、半導体装置及びLC素子の製造方法を提供することにある。

【0012】また、本発明の他の目的は、分布定数的に存在するキャパシタンスを必要に応じて変えることにより特性を任意に変更することができるLC素子、半導体装置およびLC素子の製造方法を提供することにある。

【0013】

【課題を解決するための手段】上述した課題を解決するために、請求項1のLC素子は、半導体基板表面に形成された非渦巻き形状の電極と、前記半導体基板の一部であって前記非渦巻き形状の電極に沿った位置に形成され、p層あるいはn層からなる第1の領域に前記非渦巻き形状の電極が接続されており、この第1の領域に対して反転領域となる第2の領域を含んで形成される非渦巻き形状のpn接合層と、を備え、前記非渦巻き形状の電極と前記pn接合層の一部を構成する前記第2の領域のそれぞれによって形成されるインダクタと、これら各インダクタに対応する前記pn接合層によって形成されるキャパシタとが分布定数的に存在し、前記非渦巻き形状の電極と前記第2の領域の少なくとも一方を信号伝搬路として用いることを特徴とする。

【0014】請求項2のLC素子は、請求項1のLC素子において、前記非渦巻き形状の電極が蛇行形状を有することを特徴とする。

【0015】請求項3のLC素子は、請求項1のLC素子において、前記非渦巻き形状の電極が波形形状を有することを特徴とする。

【0016】請求項4のLC素子は、請求項1のLC素子において、前記非渦巻き形状の電極が曲線形状を有することを特徴とする。

【0017】請求項5のLC素子は、請求項1のLC素子において、前記非渦巻き形状の電極が直線形状を有することを特徴とする。

【0018】請求項6のLC素子は、請求項1～5のいずれかのLC素子において、前記非渦巻き形状の電極に対して、前記pn接合層の少なくとも第2の領域の長さを長くあるいは短く設定することにより、前記非渦巻き

形状の電極と前記pn接合層の第2の領域とを部分的に対応させることを特徴とする。

【0019】請求項7のLC素子は、請求項1～6のいずれかのLC素子において、前記非渦巻き形状の電極を複数に分割し、あるいは前記pn接合層の少なくとも第2の領域を複数に分割し、各分割片のそれぞれを電氣的に接続することを特徴とする。

【0020】請求項8のLC素子は、請求項1～7のいずれかのLC素子において、前記非渦巻き形状の電極と前記pn接合層の第2の領域とのうち、いずれか一方の両端近傍に設けられた第1及び第2の入出力電極と、前記非渦巻き形状の電極と前記pn接合層の第2の領域とのうち、他方の一端近傍に設けられたアース電極と、を有し、前記第1及び第2の入出力電極のいずれか一方から信号を入力し、他方から信号を出力するとともに、前記アース電極を固定電位の電源に接続あるいは接地することを特徴とする。

【0021】請求項9のLC素子は、請求項1～6のいずれかのLC素子において、前記非渦巻き形状の電極と前記pn接合層の第2の領域とのうち、いずれか一方の両端近傍に設けられた第1および第2の入出力電極と、前記非渦巻き形状の電極と前記pn接合層の第2の領域とのうち、他方の両端近傍に設けられた第3および第4の入出力電極と、を有し、前記非渦巻き形状の電極と前記pn接合層の第2の領域のそれぞれを信号伝搬路とするコモンモード型の素子として用いられることを特徴とする。

【0022】請求項10の半導体装置は、請求項1～9のいずれかにおいて、前記非渦巻き形状の電極および前記pn接合層の第2の領域の少なくとも一方に対して、前記pn接合層の逆バイアスの電圧レベルの信号の入力を行なうことを特徴とする。

【0023】請求項11のLC素子は、請求項1～10のいずれかのLC素子において、前記pn接合層に所定の逆バイアス電圧を印加するバイアス回路と、入力信号から直流成分を除去した信号を前記非渦巻き形状の電極および前記pn接合層の第2の領域の少なくとも一方に入力する直流成分除去回路と、をさらに含むことを特徴とする。

【0024】請求項12のLC素子は、請求項1～10のいずれかのLC素子において、前記非渦巻き形状の電極と前記pn接合層の第1の領域との間に絶縁層を形成するとともに、前記pn接合層に所定の逆バイアス電圧を印加するバイアス回路を設けることを特徴とする。

【0025】請求項13のLC素子は、請求項11または12のLC素子において、前記バイアス回路は前記pn接合層に印加する逆バイアス電圧を変更可能であり、前記pn接合層に印加する逆バイアス電圧を変えることにより前記pn接合層が有するキャパシタンスを変更することを特徴とする。

【0026】請求項14のLC素子は、請求項1～13のいずれかのLC素子を半導体基板上に形成し、この半導体基板の全表面に絶縁膜を形成し、この絶縁膜の一部をエッチングあるいはレーザー光照射によって除去して孔をあけ、その孔を半田で表面に盛り上がる程度に封じることにより端子付けを行なうことを特徴とする。

【0027】請求項15の半導体装置は、請求項1～14のいずれかのLC素子を基板の一部として形成し、前記非渦巻き形状の電極および前記pn接合層の第2の領域の少なくとも一方を信号ラインあるいは電源ラインに挿入して一体成形したことを特徴とする。

【0028】請求項16のLC素子は、半導体基板の一部に形成されており、第1の領域およびこれとは反転領域となる第2の領域とからなる非渦巻き形状のpn接合層を備え、前記第1および第2の領域のそれぞれによって形成されるインダクタと、前記pn接合層によって形成されるキャパシタとが分布定数的に存在し、前記第1および第2の領域の少なくとも一方を信号伝搬路として用いることを特徴とする。請求項17のLC素子は、請求項16のLC素子において、前記非渦巻き形状のpn接合層が蛇行形状を有することを特徴とする。

【0029】請求項18のLC素子は、請求項16のLC素子において、前記非渦巻き形状のpn接合層が波形形状を有することを特徴とする。

【0030】請求項19のLC素子は、請求項16のLC素子において、前記非渦巻き形状のpn接合層が曲線形状を有することを特徴とする。

【0031】請求項20のLC素子は、請求項16のLC素子において、前記非渦巻き形状のpn接合層が直線形状を有することを特徴とするLC素子。

【0032】請求項21のLC素子は、請求項16～20のいずれかのLC素子において、前記pn接合層を構成する第1の領域に対して第2の領域を長くあるいは短く設定することにより、これら第1の領域と第2の領域を部分的に対応させることを特徴とする。

【0033】請求項22のLC素子は、請求項16～21のいずれかのLC素子において、前記pn接合層を構成する第1の領域および第2の領域のいずれか一方を複数に分割し、各分割片のそれぞれの一部を電氣的に接続することを特徴とする。

【0034】請求項23のLC素子は、請求項16～22のいずれかのLC素子において、前記pn接合層を構成する第1の領域および第2の領域のいずれか一方の両端近傍に設けられた第1及び第2の入出力電極と、前記pn接合層を構成する第1の領域および第2の領域の他方の一端近傍に設けられたアース電極と、を有し、前記第1および第2の入出力電極のいずれか一方から信号を入力し、他方から信号を出力するとともに、前記アース電極を固定電位の電源に接続あるいは接地することを特徴とする。

【0035】請求項24のLC素子は、請求項16～21のいずれかのLC素子において、前記pn接合層を構成する第1の領域および第2の領域のいずれか一方の両端近傍に設けられた第1および第2の入出力電極と、前記pn接合層を構成する第1の領域および第2の領域の他方の両端近傍に設けられた第3および第4の入出力電極と、を有し、前記pn接合層の第1および第2の領域のそれぞれを信号伝搬路とするコモンモード型の素子として用いられることを特徴とする。

【0036】請求項25のLC素子は、請求項16～24のいずれかのLC素子において、前記pn接合層を構成する第1の領域および第2の領域の少なくとも一方に対して、前記pn接合層の逆バイアスの電圧レベルの信号の入力を行なうことを特徴とする。

【0037】請求項26のLC素子は、請求項16～24のいずれかのLC素子において、前記pn接合層に所定の逆バイアス電圧を印加するバイアス回路と、入力信号から直流成分を除去した信号を前記pn接合層の第1および第2の領域の少なくとも一方に入力する直流成分除去回路と、をさらに含むことを特徴とする。

【0038】請求項27のLC素子は、請求項26のLC素子において、前記バイアス回路は前記pn接合層に印加する逆バイアス電圧を変更可能であり、前記pn接合層に印加する逆バイアス電圧を変えることにより前記pn接合層が有するキャパシタンスを変更することを特徴とする。

【0039】請求項28のLC素子は、請求項16～27のいずれかのLC素子を半導体基板上に形成し、この半導体基板の全表面に絶縁膜を形成し、この絶縁膜の一部をエッチングあるいはレーザー照射によって除去して孔をあけ、その孔を半田で表面に盛り上がる程度に封じることにより端子付けを行なうことを特徴とする。

【0040】請求項29の半導体装置は、請求項16～28のいずれかのLC素子を基板の一部として形成し、前記pn接合層の第1および第2の領域の少なくとも一方を信号ラインあるいは電源ラインに挿入して一体成形したことを特徴とする。

【0041】請求項30のLC素子の製造方法は、半導体基板に非渦巻き形状の第1の領域とこの第1の領域に対して反転領域となる第2の領域とからなるpn接合層を形成する第1の工程と、前記pn接合層の表面であって、前記第1の領域に電気的に接続された非渦巻き形状の電極を形成する第2の工程と、前記非渦巻き形状の電極および前記pn接合層の第2の領域のそれぞれの両端あるいは一方端に接続される配線層を形成する第3の工程と、を含むことを特徴とする。

【0042】請求項31のLC素子の製造方法は、半導体基板に非渦巻き形状の第1の領域とこの第1の領域に対して反転領域となる第2の領域とからなるpn接合層を形成する第1の工程と、前記pn接合層の第1および

第2の領域のそれぞれの両端あるいは一方端に接続される配線層を形成する第2の工程と、を含むことを特徴とする。

【0043】

【作用】請求項1のLC素子では、pn接合層とその表面に形成されている電極が非渦巻き形状に形成されており、この電極とpn接合層の第2の領域とのそれぞれがインダクタとして機能する。また、これらの間には非渦巻き形状のpn接合層が形成されているため、このpn接合層によって非渦巻き形状の電極とpn接合層の第2の領域との間には分布定数的なキャパシタが形成される。

【0044】したがって、上述した非渦巻き形状の電極とpn接合層の第2の領域の少くとも一方に入力された信号は、分布定数的に存在するインダクタおよびキャパシタを介して伝搬され、広い帯域にわたり良好な減衰特性が得られる。

【0045】特に、請求項1のLC素子は、半導体基板上に非渦巻き形状のpn接合層を形成するとともに、さらにその表面側に非渦巻き形状の電極を形成することにより製造することができ、製造が非常に容易となる。また、このLC素子は、半導体基板上に形成されるため、ICやLSIの一部として形成することも可能であり、このような部品の一部として形成した場合には、後工程における部品の組み付け作業を省略することができる。

【0046】請求項2～5のLC素子はインダクタとして機能する非渦巻き形状の電極とpn接合層の電極の形状が蛇行形状、波形形状、曲線形状、直線形状のいずれかに特定されているが、上述の請求項1のLC素子と同様の作用および効果を持つ。この形状の相違以外は同一であるとしても、電極と第2の領域の持つインダクタンスおよびキャパシタンスの値は各形状によって異なるため、LC素子の特性も各形状によって異なったものとなる。これらの各形状においても、各形状の電極と第2の領域のそれぞれがインダクタとして機能し、それらのインダクタとそれらの間のpn接合層によって形成されるキャパシタとが分布定数的に存在することは同様であり、広い帯域にわたり良好な減衰特性をもつLC素子として機能する。

【0047】また、請求項6のLC素子では、上述した蛇行形状の電極に対して、pn接合層の少なくとも第2の領域の長さを長くあるいは短く形成している。この場合であっても同様に、長さが異なる蛇行形状の電極とpn接合層の第2の領域のそれぞれはインダクタとして機能し、これらの間にはpn接合層によって形成されるキャパシタが分布定数的に存在する。したがって、このLC素子は広い帯域にわたって良好な減衰特性を有するとともに、製造容易及び基板の一部として形成することが可能であるという効果がある。

【0048】また、請求項7のLC素子では、上述した

蛇行形状の電極およびpn接合層のいずれか一方を複数に分割するとともに、これら分割片の一部を電気的に接続して使用する。この場合には、分割されていない他方側を信号伝搬路として用いることにより、上述したLC素子とは特性の異なる分布定数型のLC素子となる。特に、各分割片のインダクタンスは小さくなるため、各分割片のインダクタンスの影響が少ないLC素子とすることができる。

【0049】また、請求項8のLC素子では、上述した蛇行形状の電極とpn接合層の第2の領域のいずれか一方の両端近傍に第1及び第2の入出力電極を設けるとともに、他方の一方端近傍にアース電極を設けることにより、第1及び第2の入出力電極が設けられた側の電極あるいは第2の領域が信号伝搬路として使用される3端子型のLC素子を容易に形成することができる。

【0050】また、請求項9のLC素子では、請求項4における他方側の電極あるいは第2の領域の両端にも第3及び第4の入出力電極を設けることにより、4端子コモンモード型のLC素子を容易に形成することができる。

【0051】また、請求項10のLC素子では、上述した蛇行形状の電極とpn接合層の第2の領域の少なくとも一方に、pn接合層に逆バイアスがかかるような電圧レベルの信号を入力することにより、pn接合層に分布定数的なキャパシタを確実に形成することができる。

【0052】すなわち、pn接合層においては逆バイアスをかけたときにキャパシタとして機能させることができるため、蛇行形状のpn接合層がキャパシタとして機能するような信号を入力することにより、全体として広い帯域で良好な減衰特性を有するLC素子として動作することができる。

【0053】また、請求項11のLC素子では、このpn接合層に対する逆バイアス電圧をバイアス回路によって印加している。また、これに対応して直流成分除去回路が設けられており、入力信号から直流成分が除去された信号がバイアス回路から印加される逆バイアス電圧に重畳されて入力される。これにより、pn接合層を完全に逆バイアスで用いることができ、蛇行形状のpn接合層を確実にキャパシタとして使用することができる。

【0054】また、請求項12のLC素子では、上述した蛇行形状の電極とpn接合層の第1の領域との間に絶縁層を形成し、バイアス回路によってpn接合層に逆バイアス電圧を印加している。したがって、この場合もpn接合層を確実にキャパシタとして使用することができ、全体として広い帯域において良好な減衰特性を有するLC素子として動作する。また、この場合には絶縁層によって蛇行形状の電極とpn接合層とが直流的に分離されるため、上述した請求項11で用いるような直流成分除去回路を付加する必要はない。

【0055】また、請求項13のLC素子では、上述し

たバイアス回路によって印加する逆バイアス電圧を可変に設定することができる。これにより、蛇行形状のpn接合層の容量を任意に変更することができ、減衰特性、すなわち周波数特性を必要に応じて可変に制御することができる。

【0056】また、請求項14のLC素子では、上述した各請求項のLC素子を半導体基板上に形成した後に化学液相法等により全表面に絶縁膜を形成する。その後、この絶縁膜の一部にエッチングやレーザ照射により孔をあけ、この孔に半田を盛ることにより端子付けが行われる。したがって、表面実装型のLC素子を簡単に製造することができ、表面実装型とすることによりこのLC素子の組み付け作業も容易となる。

【0057】また、請求項15の半導体装置では、上述した各請求項のLC素子を基板の一部に、信号ラインあるいは電源ラインに挿入するように形成している。これにより、半導体基板上の他の部品と一体的に製造することができ、製造が容易になるとともに後工程における部品の組み付け作業が不要となる。

【0058】また、請求項16～29のLC素子および半導体装置は、上述した各請求項のLC素子および半導体装置における非渦巻き形状の電極を省略し、この電極の機能をpn接合層の第1の領域に持たせた点に特徴がある。すなわち、pn接合層の第1および第2の領域のそれぞれがインダクタとして機能するとともに、これらの間にはpn接合層による分布定数的なキャパシタが存在する。

【0059】したがって、請求項16～29の各LC素子は、上述した請求項15までのLC素子と同様に、良好な減衰特性を有するとともに製造が容易である等の効果がある。しかも、非渦巻き形状の電極が半導体表面に形成されないため、この電極を形成する工程が不要であり、さらに製造が容易になるとともに、半導体表面を他の目的に有効利用することもできるようになる。

【0060】また、請求項30あるいは請求項31のLC素子の製造方法は、上述した各LC素子を半導体製造技術を適用して製造するための方法である。すなわち、まず非渦巻き形状のpn接合層が形成され、あるいは非渦巻き形状のpn接合層とともに非渦巻き形状の電極が形成され、その後、これらに接続される配線層が形成されてLC素子が完成する。

【0061】このように、上述したLC素子は一般的な半導体製造技術を応用することにより製造することができ、小型化あるいは低コスト化が可能であるとともに、複数個同時に大量生産することも可能となる。

【0062】

【実施例】以下、本発明を適用したLC素子の実施例について、図面を参照しながら具体的に説明する。

【0063】〔第1実施例〕図1は、本発明を適用した第1実施例のLC素子の平面図である。また、図2は図

1のA-A線における拡大断面図である。

【0064】これらの図に示すように、本実施例のLC素子100は、半導体基板であるp型シリコン基板(p-Si基板)24の表面付近に形成された蛇行形状のn'領域22と、さらにその一部に形成された蛇行形状のp'領域20とを含んでおり、これらのn'領域22とp'領域20とがpn接合層26を形成している。また、上述したp-Si基板24に比べて、n'領域22およびp'領域20のそれぞれは不純物濃度が高目に設定されており、このp-Si基板24とn'領域22との間に逆バイアス電圧を印加することにより、p-Si基板24がアイソレーション領域として機能するようになっている。実際は、p-Si基板24と後述するアース電極18とを同電位とすることにより確実に逆バイアスの電圧を印加すればよい。

【0065】また、本実施例のLC素子100は、上述したp'領域20の表面側であって、このp'領域20に沿った位置に蛇行形状の電極10が形成されており、この電極10の一方端(例えば外側の一方端)にはアース電極18が接続されている。また、上述したn'領域22の両端には2つの入出力電極14、16がそれぞれ接続されている。

【0066】なお、電極10に対するアース電極18の取り付けは、図1に示すように薄いp'領域20を傷付けないように能動領域の外側で行われる。また、電極10とアース電極18との接続(それ以外の電極の接続も同様)は、電極10がn'領域22やp-Si基板24等と接触しないように絶縁して行う必要があるため、絶縁が必要な部分には予め酸化膜等の絶縁層を形成しておくようにする。

【0067】このような構造を有する本実施例のLC素子100は、蛇行形状の電極10とn'領域22とがそれぞれインダクタ導体として機能することになる。また、電極10がp'領域20に電気的に接続されたpn接合層26が逆バイアスの状態で使用されると蛇行形状のキャパシタとして機能する。したがって、電極10とn'領域22とにより形成されるインダクタとpn接合層26によって形成されるキャパシタが分布定数的に存在するLC素子100が形成される。

【0068】ここで、蛇行形状の導体のインダクタとしての機能に関して簡単に説明する。図3は、蛇行形状のインダクタの原理を示す図である。凹凸状に屈曲した蛇行形状を有する電極10に一方方向の電流を流した場合には、隣接する凹凸部分で向きが反対となるような磁束が交互に発生し(例えば、図3に示したように、丸印の中に「・」がある記号の付近においての磁束の方向が図の紙表面から垂直に出る方向となり、丸印の中に「×」がある記号の付近においての磁束の方向が図の紙面表面から垂直に入る方向となる)、あたかも1/2ターンのコイルが直列に接続された状態になる。したがって、図3

に示したような蛇行形状を持つ素子は全体として所定のインダクタンスを有するインダクタ導体として機能させることができる。

【0069】図4は、本実施例のLC素子100の等価回路を示す図である。同図(A)に示すように、pn接合層26のn'領域22がインダクタンスL1を有するインダクタとして機能し、一方の入出力電極14から入力された信号がn'領域22を介して伝搬され他方の入出力電極16から出力される。また、電極10がインダクタンスL2を有するインダクタとして機能し、一方端に設けられたアース電極18が接地され、あるいは固定電位Eの電源に接続されて使用される。

【0070】このような接続状態において、入出力電極14に入力される信号の電圧レベルをアース電極18の電圧レベル(0Vあるいは固定電位E)よりも高く設定した場合には、n'領域22とp'領域20とからなるpn接合層26に逆バイアス電圧がかかるため、このpn接合層26がキャパシタンスCを有するキャパシタとして機能する。また、このキャパシタは第1の電極10の全長にわたって分布定数的に形成されており、従来の集中定数型のLC素子にはない優れた減衰特性を発揮することができる。

【0071】また、図4(B)は、pn接合層26に強制的に逆バイアス電圧を印加したものであり、これにより確実にpn接合層26をキャパシタとして動作させることができる。具体的には、入出力電極14とアース電極18との間に所定の逆バイアス電圧を印加するためのバイアス用電源28を接続するとともに、入力信号の中の直流成分のみを除去するためのコンデンサ30を入出力電極14側に接続する。このような回路を付加することにより、pn接合層26に対して一定の逆バイアス電圧を常に印加することができるとともに、この逆バイアス電圧に重畳された信号を本実施例のLC素子100に入力することができる。

【0072】なお、入出力電極16から出力される信号には逆バイアス電圧が加わっているため、さらにその外側にコンデンサ32を接続することにより、この逆バイアス電圧分を除去することが望ましい。

【0073】また、図4(C)は、上述したバイアス用電源28に代えて、逆バイアスの電圧レベルを任意に変更することができる可変バイアス用電源34を接続したものである。一般に、pn接合層26に印加される逆バイアス電圧の大小に応じてpn接合面に生じる空乏層の幅が変化するため、これにともないキャパシタンスCも変動する。したがって、入出力電極14やアース電極18を介してpn接合層26に印加される逆バイアス電圧を変えることにより、分布定数的に存在するキャパシタンスCを任意に変化させ、LC素子100全体としての減衰特性を調整あるいは変更することができる。

【0074】図5は、本実施例のLC素子100の製造

工程を示す図であり、図1のB-B線における断面の各製造工程毎の状態が示されている。

【0075】(1) エピタキシャル層の成長：まず最初に、 $p-Si$ 基板24（ウエハ）表面の酸化膜を除去した後に、 $p-Si$ 基板24の表面全体に $n'$ 形エピタキシャル層25を成長させる（同図（A））。

【0076】(2) アイソレーション領域の形成：次に、図1に示した $n'$ 領域22及び $p'$ 領域20を除く領域をアイソレーション領域とするために、 $p$ 形不純物の拡散あるいはイオン注入を行なう。

【0077】具体的には、まずエピタキシャル層25の表面を熱酸化して酸化膜70を形成する。そして、フォトリソグラフィによって $p$ 領域を形成すべき位置の酸化膜70を除去した後に、 $p$ 形不純物を熱拡散あるいはイオン注入により選択的に添加することにより、 $p$ 領域が選択的に形成される。このようにして形成された $p$ 領域は、 $p-Si$ 基板24の一部となってアイソレーション領域を形成する（同図（B））。

【0078】このようにしてアイソレーション領域の形成が行われた結果、残されたエピタキシャル層25によって蛇行形状の $n'$ 領域22が形成される。

【0079】(3)  $pn$ 接合層の形成：次に、蛇行形状に形成された $n'$ 領域22の一部に $p$ 形不純物を熱拡散あるいはイオン注入により導入することにより、蛇行形状の $p'$ 領域20を形成する。

【0080】具体的には、まず $n'$ 領域22を含む $p-Si$ 基板24の表面を熱酸化して酸化膜72を形成する。そして、フォトリソグラフィによって $p'$ 領域20を形成すべき位置の酸化膜72を除去した後に、 $p$ 形不純物を熱拡散あるいはイオン注入により選択的に添加することにより、 $p'$ 領域20が選択的に形成される。

【0081】この $p'$ 領域20は、先に形成された $n'$ 領域22中に形成する必要があるため、既に導入されている $n$ 形不純物の量以上の $p$ 形不純物を添加することにより、 $p'$ 領域20が形成される（同図（C））。

【0082】このようにして、 $n'$ 領域22と $p'$ 領域20とからなる蛇行形状の $pn$ 接合層26が形成される。

【0083】(4) 電極の形成：次に、熱酸化により表面に酸化膜74を形成した後にフォトリソグラフィによって $p'$ 領域20の表面に蛇行形状の孔あけを行ない、その後この蛇行形状に孔あけされた部分に、例えばアルミニウムを蒸着することにより電極10を形成する（同図（D））。その後、この電極10の一方端近傍にアース電極18を、 $n'$ 領域22の両端近傍に2つの入出力電極14、16をそれぞれアルミニウム等の蒸着により形成する。

【0084】最後に、全面に $P$ -ガラスを付着させた後、加熱して平坦な表面を形成することにより $LC$ 素子100が完成する。

【0085】本実施例の $LC$ 素子100を製造する工程

は、基本的には通常のバイポーラトランジスタあるいはダイオードを製造する工程と類似しており、 $pn$ 接合層26やその間のアイソレーション領域の形状等が異なるものである。したがって、一般のバイポーラトランジスタを製造する工程においてフォトマスクの形状を変更することにより対応することができ、製造が容易になるとともに小型化にも適している。また、一般のバイポーラトランジスタや $MOSFET$ 等の半導体部品と同一基板上に形成することが可能であり、 $IC$ や $LSI$ の一部として形成することができる。しかも、 $IC$ や $LSI$ の一部として形成した場合には、後工程における部品の組み付け作業を省略することができる。

【0086】なお、上述した本実施例の製造工程においては、最初にエピタキシャル成長により $n'$ 領域を表面全体に形成した後にアイソレーションを行なう場合を例にとり説明したが、 $p-Si$ 基板24の表面に酸化膜を形成した後にフォトリソグラフィにより蛇行形状の $n'$ 領域22に対応する窓あけを行ない、この部分に熱拡散あるいはイオン注入により $n$ 形不純物を導入することにより $n'$ 領域22を形成した後に、同様の方法により直接的に $p'$ 領域20を形成してもよい。また、 $pn$ 接合層を形成する方法については、一般的な半導体製造技術を用いることができる。

【0087】このように、本実施例の $LC$ 素子100は、電極10と $pn$ 接合層26の $n'$ 領域22のそれぞれがインダクタを形成するとともに、電極10に沿って形成された蛇行形状の $pn$ 接合層26が逆バイアスで使用されることによりキャパシタとして機能する。しかも、電極10の全長にわたって $pn$ 接合層26が形成されているため、 $n'$ 領域22によって形成されるインダクタンス $L_1$ を有するインダクタと、電極10によって形成されるインダクタンス $L_2$ を有するインダクタと、 $pn$ 接合層26によって形成されるキャパシタンス $C$ を有するキャパシタとが分布定数的に存在する。

【0088】したがって、電極10の一方端に設けられたアース電極18を接地あるいは固定電位に接続するとともに、 $pn$ 接合層26の $n'$ 領域22を信号の伝搬路として用いた場合には、入力された信号に対して広い帯域で良好な減衰特性を有する $LC$ 素子となる。

【0089】また、上述したようにこの $LC$ 素子100は、一般のバイポーラトランジスタ等の製造技術を応用して製造することができるため、製造が容易であり小型化等にも適している。また、半導体基板の一部としてこの $LC$ 素子を製造した場合には他の部品との配線も同時に行なうことができ、後工程における組み付け作業等が不要となる。

【0090】また、本実施例の $LC$ 素子100は、 $pn$ 接合層26に加える逆バイアス電圧の値を変えることにより、分布定数的に形成されるキャパシタの容量 $C$ を可変に制御することができ、 $LC$ 素子100の全体の周波

数特性を調整あるいは変更することができる。

【0091】なお、上述した本実施例は、蛇行形状の $n^+$ 領域22を信号伝搬路として使用したが、 $n^+$ 領域22の一方端にアース電極18を設けるとともに電極10の両端に入出力電極14、16を設けて、電極10側を信号伝搬路として使用するようにしてもよい。一般に、 $n^+$ 領域22は電極10よりも比抵抗が大きいため、信号伝搬路を入れ換えることにより、減衰特性、すなわち周波数特性が異なるLC素子を形成することができる。

【0092】また、上述した本実施例は、電極10を一方のインダクタ用導体として使用するとともに、 $pn$ 接合層26を構成する $n^+$ 領域22を他方のインダクタ用導体として使用したが、電極10を取り除くとともに $pn$ 接合層26を構成する $p^+$ 領域20を一方のインダクタ用導体として使用するようにしてもよい。すなわち、この場合には $pn$ 接合層26がキャパシタとして機能すると同時に、この $pn$ 接合層26を構成する $p^+$ 領域20と $n^+$ 領域22の両方をインダクタ用導体として使用することになる。

【0093】図6は、本実施例のLC素子の変形例を示す図であり、インダクタとして機能する電極を使用しないLC素子が示されている。同図に示すLC素子は、 $pn$ 接合層26を構成する $p^+$ 領域20の一方端にアース電極18を設けるとともに、 $n^+$ 領域22の両端に2つの入出力電極14、16を設けている。このLC素子は、 $p^+$ 領域20と $n^+$ 領域22の両方がインダクタ用導体として機能するとともに、これらによって形成される $pn$ 接合層26が分布定数的なキャパシタとして機能しており、図1に示したLC素子100と同様に、良好な減衰特性を有するとともに製造容易等の利点を有する。また、このLC素子を製造する場合には、図5(D)に示した電極10の形成工程が不要となる。

【0094】なお、図6に示すLC素子において、2つの入出力電極14、16とアース電極18との接続関係を入れ換えて、 $p^+$ 領域20側を信号伝搬路として使用してもよいことは勿論である。

【0095】〔第2実施例〕次に、本発明の第2実施例のLC素子について、図面を参照しながら具体的に説明する。

【0096】上述した第1実施例のLC素子100は、電極10のほぼ全長にわたってほぼ同じ長さの $pn$ 接合層26が形成されたものであるが、本実施例のLC素子200は、図1に示した電極10を短くした点に特徴がある。

【0097】図7は、第2実施例のLC素子200の平面図である。同図に示すように電極10を部分的に省略した場合であっても、短くなった電極10および長い $pn$ 接合層26の $n^+$ 領域22のそれぞれにより形成されるインダクタと、短い電極10に対向する $pn$ 接合層26の一部により形成されるキャパシタとが分布定数的に

形成されるため、図1に示したLC素子100と同様に良好な減衰特性を有することになる。

【0098】図8は、本実施例のLC素子200の等価回路を示す図である。同図(A)に示すように、電極10が短くなった分だけインダクタンス $L_3$ も小さくなり、これに対応して分布定数的に存在するキャパシタンス $C_1$ も小さくなる。

【0099】また、同図(B)及び同図(C)に示すように、入出力電極14とアース電極18との間にバイアス用電源28あるいは可変バイアス用電源34とともにコンデンサ30を接続することにより、 $pn$ 接合層26の逆バイアスを確実に実現することができるとともに、この逆バイアス電圧の値を可変に制御することにより特性値が変更できる点は上述した第1実施例と同様である。

【0100】このように、本実施例のLC素子200は、短い電極10と $pn$ 接合層26の $n^+$ 領域22とによりインダクタが、 $pn$ 接合層26によりキャパシタが分布定数的に形成されており、従来の集中定数型素子にはない良好な減衰特性を持った素子として機能することができる。また、LC素子200を半導体製造技術を利用して製造できる点や、LSI等の一部として形成することができるとともにこの場合には後工程における配線処理を省略できる等については上述した第1実施例のLC素子100と同じである。

【0101】なお、上述した本実施例は、図1に示したLC素子100と比べると、 $pn$ 接合層26の形状を維持しながら電極10の長さのみを短く形成したものであり、電極10に対向しない部分については $pn$ 接合層26である必要はない。また、入出力電極14、16とアース電極18を入れ換えるようにしてもよい。

【0102】図9は、本実施例のLC素子の変形例を示す図である。同図に示すLC素子は、図7に示したLC素子の $pn$ 接合層26を部分的に変更したものである。具体的には、電極10に対向しない $pn$ 接合層26の $p^+$ 領域20を省略したものであり、キャパシタとして機能しない $pn$ 接合層26の一部を単一の $n^+$ 領域22としたものである。このLC素子は、実質的には図7に示したLC素子と同じであり、同様の特性および利点を有する。

【0103】また、図10は本実施例のLC素子の他の変形例を示す図である。同図に示すLC素子は、電極10に比べて $pn$ 接合層26を短く形成するとともに電極10側を信号伝搬路として使用したものである。この場合には $n^+$ 領域22よりも比抵抗が小さな電極10側を信号伝搬路としているため、図7に示したLC素子200とは異なる特性を有することになる。

【0104】図11は、本実施例のLC素子の他の変形例を示す図であり、図7に示す電極10を使用しないLC素子が示されている。同図に示すLC素子は、 $n^+$ 領

域22に比べて長さが短いp'領域20を有する蛇行形状のpn接合層26において、n'領域22の両端に2つの入出力電極14、16が、pn領域20の一方端(例えば外側)にアース電極18がそれぞれ設けられている。このLC素子は、長さが異なるp'領域20とn'領域22の両方がインダクタ用導体として機能するとともに、これらの両方によって形成されるpn接合層26が分布定数的なキャパシタとして機能しており、図7に示したLC素子200と同様に、良好な減衰特性を有するとともに製造容易等の利点を有する。

【0105】〔第3実施例〕次に、本発明の第3実施例のLC素子300について図面を参照しながら具体的に説明する。

【0106】上述した第1実施例のLC素子100及び第2の実施例のLC素子200は、3端子型のノーマルモード型素子として機能するものであるが、本実施例のLC素子300は、4端子型のコモンモード型素子として機能するよう形成されている点に特徴がある。

【0107】図12は、第3実施例のLC素子の平面図である。同図に示すように、第3実施例のLC素子300は、電極10の両端に入出力電極36、38が設けられており、この点が図1に示したLC素子100と異なっている。

【0108】図13は、第3実施例のLC素子の等価回路を示す図である。同図(A)に示すように、2つの入出力電極14、16の間に形成された蛇行形状のn'領域22がインダクタンスL1を有するインダクタとして機能するとともに、2つの入出力電極36、38間に形成された電極10がインダクタンスL2を有するインダクタとして機能する。しかも、これら2つのインダクタの間には、第1実施例のLC素子100と同様にキャパシタンスCを有するキャパシタがpn接合層26により分布定数的に形成される。

【0109】このように、本実施例のLC素子300は、n'領域22のみならず電極10の両端にも2つの入出力電極36、38を設けることにより、良好な減衰特性をもった4端子コモンモード型素子として機能することができる。

【0110】また、pn接合層26は、p'領域20に対して(すなわち電極10に対して)n'領域22の相対的電位が高い逆バイアスのときにキャパシタとして動作するため、上述した4端子コモンモード素子として動作させるためには、n'領域22側に入力する信号レベルを電極10側に入力する信号レベルよりも高く設定する必要がある。

【0111】図12(B)は、入出力電極14、36間に強制的に逆バイアス電圧を印加するようにしたものであり、この逆バイアス電圧の印加はバイアス用電源28により行われる。また、本実施例のLC素子300においては入出力電極14及び36の両方に対して信号が入

力されるため、第1実施例で用いたコンデンサ30の他にコンデンサ40を入出力電極36側に接続する。

【0112】このように、2つのコンデンサ30、40を用いることにより2つの入出力電極14、36のそれぞれに入力される信号からは直流成分が取り除かれ、それぞれの信号の交流成分のみがバイアス用電源28から印加される逆バイアス電圧に重畳されて本実施例のLC素子300に入力されるようになる。

【0113】したがって、本実施例のLC素子300は、pn接合層26に対して確実に逆バイアス電圧を印加することができ、インダクタとともにキャパシタが分布定数的に形成される。これにより、良好な減衰特性が得られる。

【0114】また、図13(C)は、同図(B)のバイアス用電源28を可変バイアス用電源34に置き換えたものである。すなわち、可変バイアス用電源34により逆バイアス電圧を可変に設定することができ、これによりpn接合層26が有するキャパシタンスCの変更、すなわちLC素子300全体の特性値の変更が可能となる。

【0115】なお、上述した本実施例は、電極10を一方の信号伝搬路として使用したが、この電極10を取り除くとともにpn接合層26を構成するp'領域20とn'領域22の両方を信号伝搬路として使用するようにしてもよい。

【0116】図14は、本実施例のLC素子の変形例を示す図であり、電極を使用しないLC素子が示されている。同図に示すLC素子は、pn接合層26を構成するn'領域22の両端に入出力電極14、16を設けるとともに、p'領域20の両端に入出力電極36、38をそれぞれ設けている。このLC素子は、p'領域20とn'領域22の両方が信号伝搬路であり、同時にそれぞれがインダクタ用導体として機能するものである。また、これらによって形成されるpn接合層26が分布定数的なキャパシタとして機能しており、図12に示したLC素子300と同様に、良好な減衰特性を有するとともに製造容易等の利点を有する4端子コモンモード素子となっている。

【0117】〔第4実施例〕次に、本発明の第4実施例のLC素子について、図面を参照しながら具体的に説明する。

【0118】上述した各実施例のLC素子100、200、300のそれぞれは、電極10を1本の導体で形成していたが、本実施例のLC素子400はこの電極10を複数の(例えば2本の)分割電極片10-1、10-2に分割した点に特徴がある。

【0119】図15は、第4実施例のLC素子の平面図である。同図に示すように、第4実施例のLC素子400は、図1に示したLC素子100に用いられている電極10を2本の分割電極片10-1、10-2に置き換



えた構造を有しており、各分割電極片に接続された $p^+$ 領域20も2分割されている。全体として蛇行形状を有するこれらの分割電極片10-1, 10-2のそれぞれには、アース電極18が接続されており、2つのアース電極18を接地することにより、各分割電極片10-1, 10-2のそれぞれによって形成されるインダクタの一方端が接地される。あるいは、2つのアース電極18を固定電位の電源に接続することにより、各分割電極片10-1, 10-2のそれぞれによって形成されるインダクタの一方端がこの固定電位となる。

【0120】図16は、第4実施例のLC素子400の等価回路を示す図である。同図(A)に示すように、 $pn$ 接合層26の $n^+$ 領域22の全体がインダクタンス $L$ 1を有するインダクタとして機能するとともに、各分割電極片10-1, 10-2のそれぞれがインダクタンス $L$ 3,  $L$ 4を有するインダクタとして機能する。そして、 $n^+$ 領域22と各分割電極片10-1, 10-2のそれぞれの間にある $pn$ 接合層26がキャパシタンス $C$ 2,  $C$ 3を有するキャパシタとして機能し、しかもこれらのキャパシタが分布定数的に存在する。

【0121】また、図16(B)及び同図(C)には、強制的な逆バイアス電圧あるいは可変に設定可能な逆バイアス電圧を印加する場合の回路が示されている。これらの図は、図4(B)及び(C)に対応するものであり、このような回路構成とすることにより、 $pn$ 接合層26を確実にキャパシタとして動作させることができ、あるいはこのキャパシタの容量を変えることによりLC素子400全体としての特性を変更することができる。

【0122】また、本実施例のLC素子400は、各分割電極片10-1, 10-2の自己インダクタンス $L$ 3,  $L$ 4が小さくなる。したがって、これらの自己インダクタンスによるLC素子400全体の特性の影響は小さくなり、 $n^+$ 領域22が有するインダクタンス $L$ 1と分布定数的に形成されるキャパシタンス $C$ 2,  $C$ 3とによってLC素子全体の特性がほぼ決定されることになる。

【0123】なお、上述した本実施例は、蛇行形状の $n^+$ 領域22を信号伝搬路として用いるとともに電極10を分割して使用したが、反対に電極10を信号伝搬路として使用するとともに $pn$ 接合層26の全体を複数に分割するようにしてもよい。

【0124】図17は、本実施例のLC素子の変形例を示す図であり、電極10側を信号伝搬路として用いる場合が示されている。同図に示すLC素子は、電極10の両端に入出力電極14, 16を接続するとともに、 $pn$ 接合層26を分割し、分割片26-1, 26-2のそれぞれに含まれる $n^+$ 領域22の一方端にアース電極18を設けたものである。このLC素子は、図15に示したLC素子400において、 $n^+$ 領域22と電極10の機能を入れ換えたものであり、実質的には図15に示した

LC素子と同様の利点を有する。

【0125】また、図18は本実施例のLC素子の他の変形例を示す図であり、図15において示した電極10を使用しないLC素子が示されている。同図に示すLC素子は、 $n^+$ 領域22の両端に入出力電極14, 16を接続するとともに、 $p^+$ 領域20のみが分断されて分割されており、これら各分割片20-1, 20-2のそれぞれの一方端にアース電極18を設けたものである。このLC素子は、 $n^+$ 領域22と各分割片20-1, 20-2のそれぞれがインダクタ用導体として機能するとともに、これらの間にある $pn$ 接合層26が分布定数的なキャパシタとして機能しており、図15に示したLC素子400と同様に、良好な減衰特性を有するとともに製造容易等の利点を有する。

【0126】〔第5実施例〕次に、本発明の第9実施例のLC素子について、図面を参照しながら具体的に説明する。

【0127】一般に、導体は渦巻き形状とすることにより所定のインダクタンスを有するインダクタ導体として機能する。また、上述したように導体を蛇行形状とした場合であっても所定のインダクタンスを有するインダクタ導体として機能する。ところが、入力される信号の周波数帯域を高周波に限った場合には、渦巻き形状や蛇行形状以外の形状、極端な場合には直線形状であってもインダクタンス成分を有するインダクタ導体として機能する。本実施例のLC素子は、このような点に着目して、電極10等を渦巻き形状あるいは状蛇行形状以外の形状に形成した点に特徴がある。

【0128】図19および図20は、電極10,  $pn$ 接合層26( $p^+$ 領域20および $n^+$ 領域22)のそれぞれを直線形状とした本実施例のLC素子の平面図である。

【0129】図19(A)は上述した図1に対応しており、電極10、および $pn$ 接合層26の長さがほぼ等しく、しかもほぼ平行に形成された3端子型のLC素子が示されている。図19(B)は図9に対応しており、電極10が $n^+$ 領域22の一部に対応して設けられたLC素子が示されている。

【0130】図20(A)は図12に対応しており、電極10の一端および他端に入力電極36および38を設けて4端子のコモンモード型素子とした場合が示されている。図20(B)は図15に対応しており、電極10を2本の分割電極片10-1, 10-2に分割したLC素子が示されている。

【0131】図21は、電極10および $pn$ 接合層26を曲線形状とした場合のLC素子の平面図であり、曲率半径が大きな曲線形状の場合が示されている。2つの入出力電極14, 16を直線で結んだ位置に他の部品等を配置しなければならない場合には、同図に示すように電極10および $pn$ 接合層26を曲線形状とすればよい。

【0132】図22は、電極10および $pn$ 接合層26

を波形形状とした場合のLC素子の平面図である。このLC素子は、図1等に示した蛇行形状ほどではないが、電極10およびpn接合層26を直線形状あるいは曲率半径の大きな曲線形状とした場合に比べると大きなインダクタンスを有することになる。

【0133】図23は、電極10およびpn接合層26を1周に満たない周回形状とした場合のLC素子の平面図である。同図に示すように、電極10およびpn接合層26をほぼ周回形状に形成することにより、小さなインダクタンスを有するLC素子を形成することができる。また、電極10およびpn接合層26の一方端あるいは両端を部分的に折り返すことにより、電極10等が発生する磁束を部分的に打ち消してインダクタンスを減らし、LC素子全体のインダクタンス、すなわち周波数特性を調整することもできる。

【0134】なお、上述した図21～図23に示したLC素子のそれぞれは、説明を簡単にするために、図19(A)に対応するLC素子のみが示されているが、図19(B)、図20(A)、および図20(B)のそれぞれに対応するタイプについても同様に考えることができる。

【0135】このように、図19～図23に示したLC素子は、電極10およびpn接合層26を別の形状としたものであり、上述した第1実施例～第4実施例と同様に、良好な減衰特性を有する素子として機能することができる。また、pn接合層26に印加する逆バイアス電圧を変えることにより分布定数的に形成されるキャパシタのキャパシタンスも変わり、LC素子全体の特性を可変に制御することができる点も上述した各実施例と同じである。

【0136】また、本実施例のLC素子を半導体製造技術を利用して製造できる点や、LSI等の一部として形成することができ、後工程における配線処理を省略できる点等については上述した各実施例のLC素子と同じであり、これらについては上述した各実施例と同様の利点を有する。

【0137】〔その他の実施例〕次に、本発明のその他の実施例に係るLC素子について、図面を参照しながら具体的に説明する。

【0138】上述した蛇行形状の電極を有するLC素子を用いた各実施例においては、電極10あるいはpn接合層26の端部近傍である隔たった位置に第1および第2の入出力電極14、16を配置するようにしたが、電極10およびpn接合層26の形状を工夫して2つの入出力電極14、16を接近させて配置するようにしてもよい。

【0139】例えば、図24に示すように、2つの入出力電極14、16を隣接するように配置するとともに、図1に示したLC素子100の電極10およびpn接合層26の一方端を入出力電極16に達するまで延長す

る。あるいは、図25に示すように、2つの入出力電極14、16を隣接するように配置するとともに、図1に示したLC素子100の電極10およびpn接合層26を蛇行形状を維持したまま折り返す。

【0140】このように、電極10および/あるいはpn接合層26の形状を工夫することにより、2つの入出力電極14、16の位置が接近し、アース電極18とこれら入出力電極14、16とをほぼ同一位置に形成することができる。したがって、端子付けに際しての配線を容易に行うことができ、製造工程の簡略化が可能となる。

【0141】図26および図27は、化学液相法を用いて端子付けを行なう場合の概略を示す図である。図26は、図1等に対応するLC素子の平面図であり、同図に示すように、pn接合層のn<sup>+</sup>領域22の両端には入出力電極14、16が設けられているが、電極10の一方端にはアース電極18が設けられていない。このような構造を有する半導体基板を1個のLC素子600毎に切り離した後に、図26のC-C線の位置に対応する断面図である図27に示すように、個別に切り離されたチップ(素子)の全表面に化学液相法により絶縁膜としてシリコン酸化膜42を形成する。その後、エッチングにより電極10および入出力電極14の上のシリコン酸化膜42を除去して孔をあけ、その孔を半田44で表面に盛り上がる程度に封じることにより、突出した半田42をプリント配線基板のランド等と直接接触させることができるので、表面実装に際して好都合である。

【0142】なお、素子表面の保護膜に、合成樹脂等の他の絶縁材料を使用してもよく、保護膜の穿孔にレーザー光線を利用してもよい。

【0143】図28は、上述した各実施例のLC素子100、200、300、400等をLSI等の一部として形成する場合の説明図である。同図に示すように、半導体チップ46上の各種信号あるいは電源のライン48に上述した各LC素子100、200、300、400等を挿入する形で組み込む。特に、上述した各実施例のLC素子100、200、300、400等は、半導体チップ46上に各種回路を形成する工程において同時に製造することができるため、後工程における配線処理等が不要になるといった利点がある。

【0144】図29、図30、図31、図32、および図33は、上述した各実施例のLC素子100、200、300、400等の出力側にバッファを接続した例を示す図である。一般に、n<sup>+</sup>領域22やp<sup>+</sup>領域20はアルミニウム等の金属に比べると比抵抗が大きいため、これらを信号伝搬路として使用した場合には信号の減衰が生じる。このため、これらの出力側にバッファを接続して、減衰した信号の電圧レベルを増幅することにより実用的な素子となる。また、電極10の長さを長くした場合あるいは線幅を細くした場合には、電極10を信号

伝搬路として使用した場合であっても信号の減衰が生じるため、同様に出力側にバッファを接続することにより実用的な素子となる。

【0145】図29は、バッファとしてMOSFETと抵抗からなるソースホロウ回路50を用いた場合を示している。このソースホロウ回路50を構成するMOSFETは、上述した各実施例のLC素子とは若干異なる構成を有するものの同一の半導体基板上に形成することが可能であるため、ソースホロウ回路50を含めた全体をLC素子として一体的に形成することができる。

【0146】また、図30は、バッファとしてダーリントン接続された2つのバイポーラトランジスタと抵抗からなるエミッタホロウ回路52を用いた場合を示している。このエミッタホロウ回路52を構成するバイポーラトランジスタは、上述した各実施例のLC素子と同じ構成を有しているため、このエミッタホロウ回路52を含めた全体をLC素子として容易に一体的に形成することができる。なお、出力に近い方のトランジスタのベースを抵抗を介して接地することによって、このトランジスタの動作点の安定度を向上させることもできる。

【0147】図31は、バッファとしてpチャネルMOSFETを逆バイアスで使用した場合の回路を示している。

【0148】図32は、バッファとして2つのMOSFETと抵抗からなる増幅回路54を用いた場合を示している。この増幅回路54を構成するMOSFETは上述した各実施例のLC素子とは若干異なる構成を有するものの同一の半導体基板上に形成することが可能であるため、この増幅回路54を含めた全体をLC素子として容易に一体的に形成することができる。なお、この回路においては電圧増幅率は $1 + (R2/R1)$ であり、 $R2 = 0$ とすればソース・フォロワーと同等になる。

【0149】また、図33は、バッファとして2つのバイポーラトランジスタと抵抗からなる増幅回路55を用いた場合を示している。上述した各実施例のLC素子とバイポーラトランジスタとは同じ構成を有しているため、この増幅回路55を含めた全体をLC素子として同一の半導体基板上に一体的に形成することができる。なお、この回路においては電圧増幅率は $1 + (R2/R1)$ であり、 $R2 = 0$ とすればエミッター・フォロワーと同等になる。

【0150】なお、図29、図30、図31、図32、および図33に示したLC素子100を第3実施例のLC素子300等に置き換える場合には、n'領域22および電極10の両方を信号伝搬路として用いるため、電極10の出力側にも上述したバッファ50、52、53、54、55等を接続するようにする。

【0151】このように出力側にバッファを設けることにより、LC素子100、200、300、400等によって比較的広帯域の周波数成分が除去されるとも

に、n'領域22等を介することにより減衰した信号レベルが増幅によって復元され、SN比が良好な出力信号を得ること、後段の回路とのインピーダンス整合を得ること等が可能になる。

【0152】なお、図29、図30、図31、図32、および図33では一例として第1実施例のLC素子100を用いた場合を図示したが、他の実施例のLC素子200、300、400等を用いる場合も同様である。

【0153】このように出力側にバッファを設けることにより、LC素子100等によって比較的広帯域の周波数成分が除去されると同時に、n'領域22あるいは電極10を介することにより減衰した信号レベルが増幅によって復元され、SN比が良好な出力信号を得ることが可能となる。

【0154】また、出力側にレベル変換回路を接続することにより、LC素子のn'領域22等を介することにより減衰した信号レベルを増幅し、所定のレベル変換あるいはレベル補正を行なうことができる。なお、これらのレベル変換回路を各実施例のLC素子と同一の半導体基板上に一体的に形成することができる点は、上述したバッファの場合と同じである。また、第3実施例のLC素子300については、レベル変換回路を2つの信号伝搬路の両方の出力側に接続、あるいはいずれか一方の出力側のみに接続することができる。

【0155】なお、本発明は上記各実施例に限定されるものではなく、本発明の要旨の範囲内で種々の変形実施が可能である。

【0156】例えば、上述した各実施例においては、pn接合層26のp'領域20の表面に電極10を直接接触させて形成するようにしたが、これら電極10とpn接合層26のp'領域20との間にSiO<sub>2</sub>等の絶縁層62を介在させるようにしてもよい。

【0157】図34は、電極10とpn接合層26のp'領域20との間に絶縁層62を形成した場合の断面構造を示す図である。この場合には、pn接合層26に直接逆バイアス電圧を印加するとともに、電極10の一端に設けられた入出力電極14（あるいは16）に直接信号の入力を行なうことができる。すなわち、絶縁層62を挟んで配置された電極10とp'領域20とがコンデンサとして機能することになり、上述した図4等にしたような直流成分除去のためのコンデンサ30が不要となる。

【0158】また、上述した各実施例では、最後の工程においてアルミニウム等の蒸着を行なうことにより電極10を形成するようにしたため、この電極10が図2に示すように突出した断面形状となるが、エッチング等によりpn接合層26の一部に蛇行形状の溝を形成することにより、図35に示すようにpn接合層26に電極10を埋め込むようにしてもよい。このようにすることにより、表面側に凹凸がなくほぼ平坦なLC素子を形成す

ることができ、組み付け作業等が容易になる。また、上述した各実施例においてはp-Si基板24を含むpn構造を利用してLC素子の形成を行なったが、同様にnpn構造とすることもできる。図36はnpn構造とした場合のLC素子の部分的断面を示す図である。このような構造とした場合には、pn接合層に印加する逆バイアス電圧の極性を反対にする必要がある。図37は、このようにして印加する逆バイアス電圧の極性を反対にした場合の構成を示す図であり、図4(C)に対応する回路が示されている。

【0159】また、上述した各実施例においては、LC素子100等をLSI等の一部として形成できる点を効果としてあげたが、必ずしもLSI等の一部として形成する必要はなく、半導体基板上にLC素子100等を形成した後に入出力電極14、16及びアース電極18のそれぞれに端子付けを行なって、あるいは図26および図27に示したような化学液相法を利用した端子付けを行なって、単体の素子として形成するようにしてもよい。この場合には、同一の半導体基板上に複数のLC素子100等を同時に形成し、その後半導体基板を切り離して各LC素子100等に端子付けを行なうようにすれば、容易に大量生産が可能となる。

【0160】また、上述した第1実施例等においては、n<sup>+</sup>領域22、電極10等の一端に入出力電極14、16及びアース電極18を設けるようにしたが、必ずしも入出力電極14、16及びアース電極18は最端部に設ける必要はなく、必要に応じてその取り付け位置をずらすようにしてもよい。

【0161】また、上述した各実施例のLC素子100等は、逆バイアス電圧を変えることにより、分布定数的に存在するキャパシタの容量も変わり、これによりLC素子としての周波数特性が可変に制御できるというものである。したがって、LC素子100等を回路の一部として用いることにより、同調回路、変調回路、発振回路、フィルタ等を可変周波数型として容易に構成することができる。

【0162】また、上述した各実施例のLC素子100等は、p-Si基板24上にpn接合層26を形成する場合を例にとり説明したが、ゲルマニウムやガリウム砒素等の他の種類の半導体を用いた場合や、アモルファスシリコン等の非晶質材料を用いる場合であってもよい。

【0163】

【発明の効果】上述したように、請求項1の発明によれば、非渦巻き形状の電極とpn接合層の第2の領域の少くとも一方に入力された信号は、分布定数的に存在するインダクタおよびキャパシタを介して伝搬され、広い帯域にわたり良好な減衰特性が得られる。また、この素子は、半導体基板上に非渦巻き形状のpn接合層を形成するとともに、さらにその表面側に非渦巻き形状の電極を形成することにより製造することができ、製造が非常に

容易となる。しかも、このLC素子は、半導体基板上に形成されるため、ICやLSIの一部として形成することも可能であり、このような部品の一部として形成した場合には、後工程における部品の組み付け作業を省略することができる。

【0164】また、請求項2～5の発明によれば、インダクタとして機能する非渦巻き形状の電極とpn接合層の電極の形状が蛇行形状、波形形状、曲線形状、直線形状のいずれかに特定されているため、LC素子の特性も各形状によって異なったものとなるが、これらの各形状においても、各形状の電極と第2の領域のそれぞれがインダクタとして機能し、それらのインダクタとそれらの間のpn接合層によって形成されるキャパシタとが分布定数的に存在することは同様であり、広い帯域にわたり良好な減衰特性をもつLC素子として機能する。

【0165】また、請求項6の発明によれば、長さが異なる非渦巻き形状の電極とpn接合層の第2の領域のそれぞれがインダクタとして機能し、これらの間にpn接合層によって形成されるキャパシタが分布定数的に存在するため、上述した各請求項の場合と同様に広い帯域にわたって良好な減衰特性を有するとともに、製造が容易であり基板の一部として形成することが可能である。

【0166】また、請求項7の発明によれば、上述した非渦巻き形状の電極およびpn接合層のいずれか一方を複数に分割するとともに、これら分割片の一部を電気的に接続して使用しており、分割されていない他方側を信号伝搬路として用いることにより、上述したLC素子とは特性の異なる分布定数型のLC素子となる。特に、各分割片のインダクタンスは小さくなるため、各分割片のインダクタンスの影響が少ないLC素子とすることができる。

【0167】また、請求項8の発明によれば、上述した非渦巻き形状の電極とpn接合層の第2の領域のいずれか一方の両端近傍に第1及び第2の入出力電極を設けるとともに、他方の一方端近傍にアース電極を設けることにより、第1及び第2の入出力電極が設けられた側の電極あるいは第2の領域が信号伝搬路として使用される3端子型のLC素子を容易に形成することができる。

【0168】また、請求項9の発明によれば、請求項8における他方側の電極あるいは第2の領域の両端にも第3及び第4の入出力電極を設けることにより、4端子コモンモード型のLC素子を容易に形成することができる。

【0169】また、請求項10の発明によれば、上述した非渦巻き形状の電極とpn接合層の第2の領域の少くとも一方に、pn接合層に逆バイアスがかかるような電圧レベルの信号を入力することにより、pn接合間に分布定数的なキャパシタを確実に形成することができる。

【0170】また、請求項11の発明によれば、このp

n接合層に対する逆バイアス電圧をバイアス回路によって印加するとともに、これに対応して直流成分除去回路が設けられており、入力信号から直流成分が除去された信号がバイアス回路から印加される逆バイアス電圧に重畳されて入力される。これにより、pn接合層を完全に逆バイアスで用いることができ、非渦巻き形状のpn接合層を確実にキャパシタとして使用することができる。

【0171】また、請求項12の発明によれば、上述した非渦巻き形状の電極とpn接合層の第1の領域との間に絶縁層を形成し、バイアス回路によってpn接合層に逆バイアス電圧を印加しており、pn接合層を確実にキャパシタとして使用することができ、全体として広い帯域において良好な減衰特性を有するLC素子として動作する。また、この場合には絶縁層によって非渦巻き形状の電極とpn接合層とが直流的に分離されるため、上述した請求項11で用いるような直流成分除去回路を省略することができる。

【0172】また、請求項13の発明によれば、上述したバイアス回路によって印加する逆バイアス電圧を可変に設定することができる。これにより、非渦巻き形状のpn接合層の容量を任意に変更することができ、減衰特性、すなわち周波数特性を必要に応じて可変に制御することができる。

【0173】また、請求項14の発明によれば、上述したLC素子を半導体基板上に形成した後に化学液相法等により全表面に絶縁膜を形成し、その後この絶縁膜の一部にエッチングやレーザ光照射により孔をあけ、この孔に半田を盛ることにより端子付けが行われる。したがって、表面実装型のLC素子を簡単に製造することができ、表面実装型とすることによりこのLC素子の組み付け作業も容易となる。

【0174】また、請求項15の発明によれば、上述した各請求項のLC素子を基板の一部に、信号ラインあるいは電源ラインに挿入するように形成している。これにより、半導体基板上の他の部品と一体的に製造することができ、製造が容易になるとともに後工程における部品の組み付け作業が不要となる。

【0175】また、請求項16～21の発明は、上述した各請求項の発明において用いた非渦巻き形状の電極を省略し、この電極の機能をpn接合層の第1の領域に持たせた点に特徴がある。すなわち、pn接合層の第1および第2の領域のそれぞれがインダクタとして機能するとともに、これらの間にはpn接合層による分布定数的なキャパシタが形成されるため、上述した請求項15までの発明と同様に、良好な減衰特性を有するとともに製造が容易である等の効果がある。しかも、非渦巻き形状の電極が半導体表面に形成されないため、この電極を形成する工程が不要であり、さらに製造が容易になるとともに、半導体表面を他の目的に有効利用することもできるようになる。

【0176】また、請求項30あるいは請求項31の発明によれば、上述した各発明のLC素子を一般的な半導体製造技術を応用することにより製造することができ、小型化あるいは低コスト化が可能であるとともに、複数個同時に大量生産することも可能となる。

【0177】

【図面の簡単な説明】

【図1】本発明を適用した第1実施例のLC素子の平面図である。

【図2】図1のA-A線における拡大断面図である。

【図3】蛇行形状の電極によって形成されるインダクタの原理を示す図である。

【図4】第1実施例のLC素子の等価回路を示す図である。

【図5】第1実施例のLC素子の製造工程を示す図である。

【図6】第1実施例のLC素子の変形例を示す図である。

【図7】第2実施例のLC素子の平面図である。

【図8】第2実施例のLC素子の等価回路を示す図である。

【図9】第2実施例のLC素子の変形例を示す図である。

【図10】第2実施例のLC素子の他の変形例を示す図である。

【図11】第2実施例のLC素子の他の変形例を示す図である。

【図12】第3実施例のLC素子の平面図である。

【図13】第3実施例のLC素子の等価回路を示す図である。

【図14】第3実施例のLC素子の変形例を示す図である。

【図15】第4実施例のLC素子の平面図である。

【図16】第4実施例のLC素子の等価回路を示す図である。

【図17】第4実施例のLC素子の変形例を示す図である。

【図18】第4実施例のLC素子の他の変形例を示す図である。

【図19】第5実施例のLC素子の平面図である。

【図20】第5実施例のLC素子の平面図である。

【図21】第5実施例の変形例を示す図である。

【図22】第5実施例の変形例を示す図である。

【図23】第5実施例の変形例を示す図である。

【図24】入出力電極の位置を変更した変形例を示す図である。

【図25】入出力電極の位置を変更した変形例を示す図である。

【図26】化学液相法を用いて端子付けを行なう場合の概略を示す図である。

【図27】化学液相法を用いて端子付けを行なう場合の概略を示す図である。

【図28】各実施例のLC素子をLSI等の一部として形成する場合の説明図である。

【図29】各実施例のLC素子の出力側にバッファを接続した例を示す図である。

【図30】各実施例のLC素子の出力側にバッファを接続した例を示す図である。

【図31】各実施例のLC素子の出力側にバッファを接続した例を示す図である。

【図32】各実施例のLC素子の出力側にバッファを接続した例を示す図である。

【図33】各実施例のLC素子の出力側にバッファを接続した例を示す図である。

【図34】pn接合層と電極の間に絶縁層を形成した場合の断面構造を示す図である。

【図35】電極を埋め込んだ場合の断面構造を示す図で

ある。

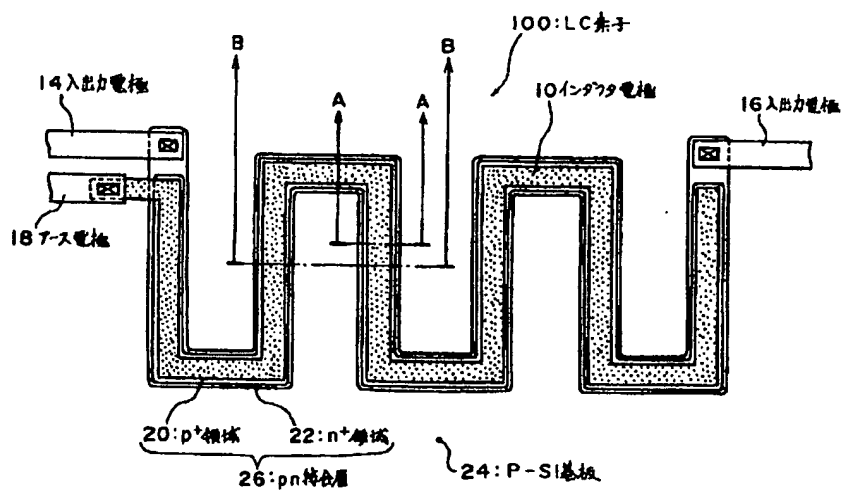
【図36】npn構造とした場合のLC素子の部分的断面を示す図である。

【図37】印加する逆バイアス電圧の極性を反対にした場合の構成を示す図である。

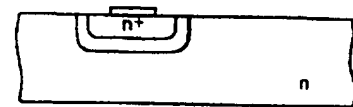
【符号の説明】

- 10 電極
- 14, 16 入出力電極
- 18 アース電極
- 20 p<sup>+</sup>領域
- 22 n<sup>+</sup>領域
- 24 p-Si基板
- 25 エピタキシャル層
- 26 pn接合層
- 28 バイアス用電源
- 30, 32 コンデンサ
- 34 可変バイアス用電源

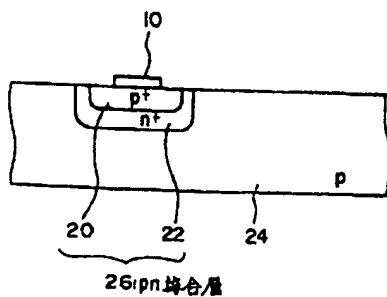
【図1】



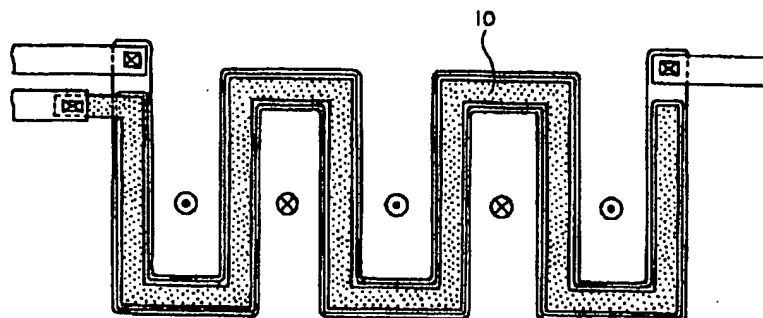
【図36】



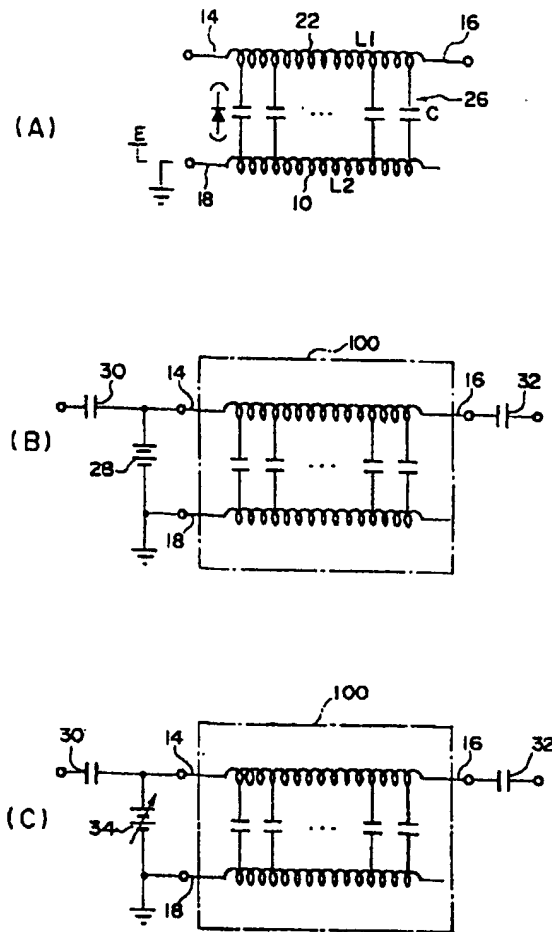
【図2】



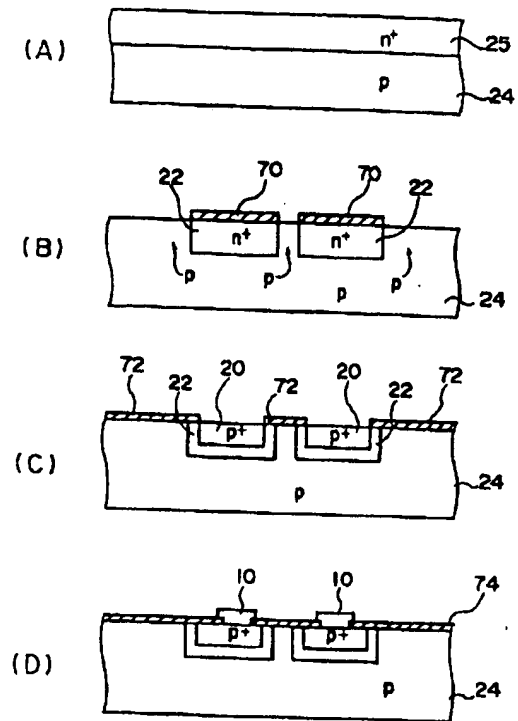
【図3】



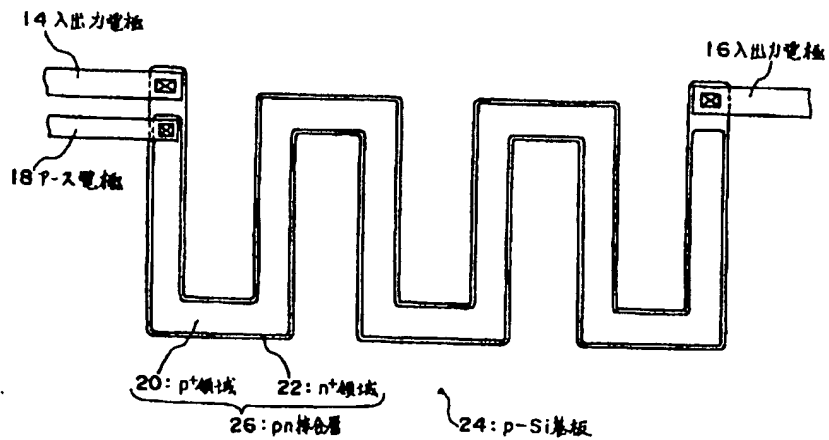
【図4】



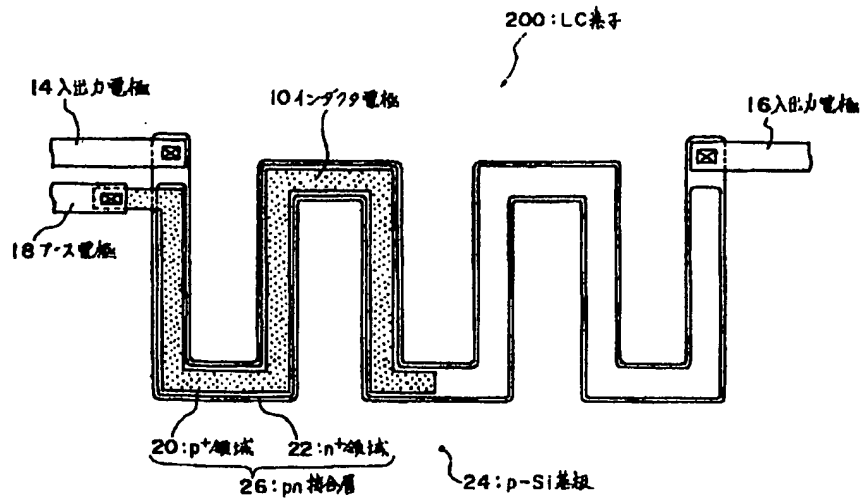
【図5】



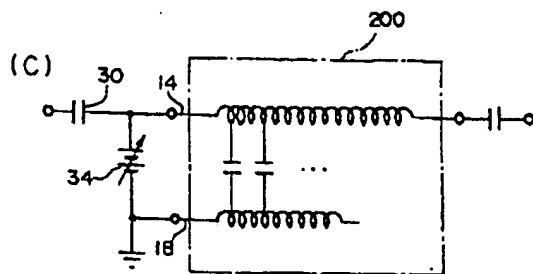
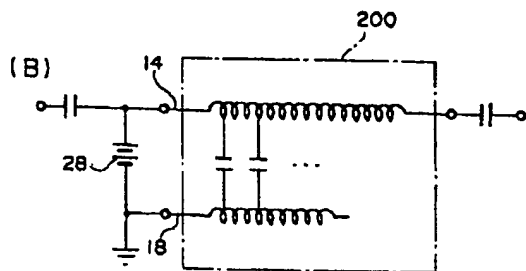
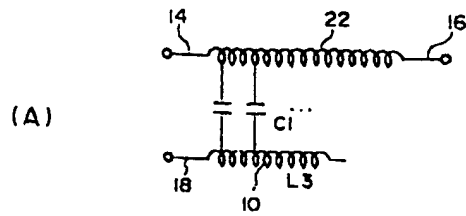
【図6】



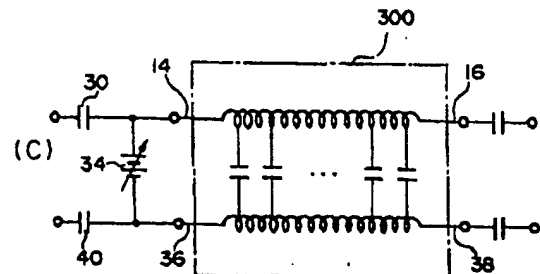
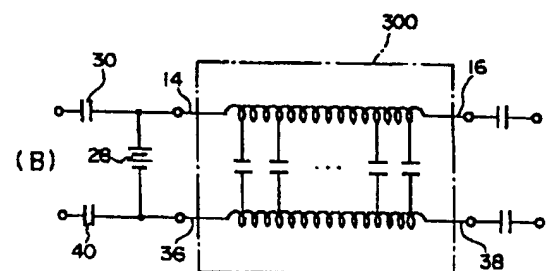
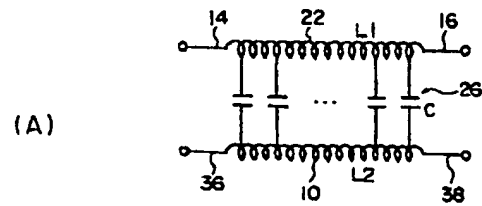
【図7】



【図8】



【図13】





14 入力電極

16 出力電極

18 プラス電極

20: p<sup>+</sup>領域

22: n<sup>+</sup>領域

26: pn接合層

24: p-Si基板

18 アース電極

10 インダクタ電極

16 入出力電極

14 入出力電極

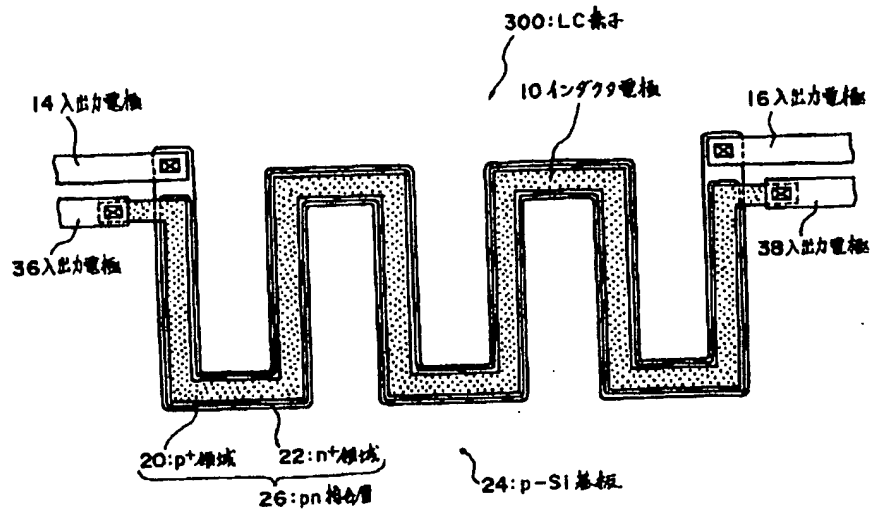
20: p<sup>+</sup>領域

22: n<sup>+</sup>領域

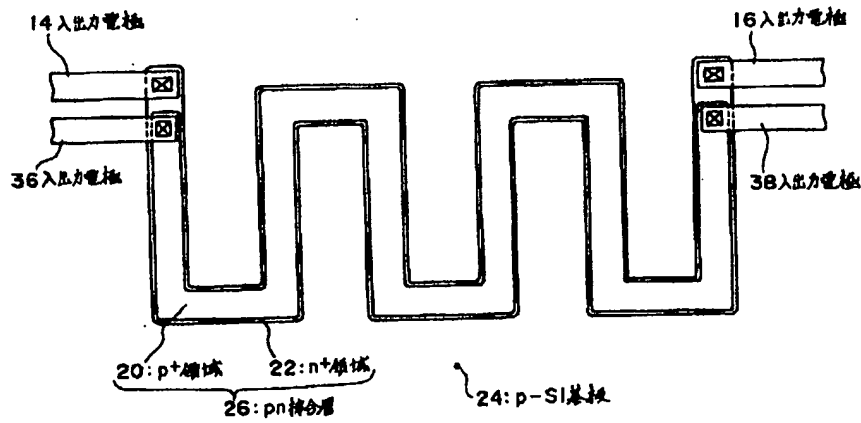
26: pn接合層

24: p-Si基板

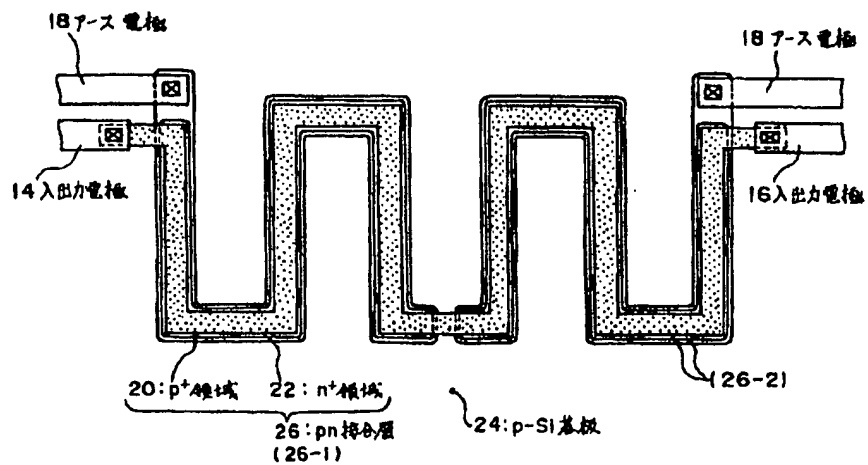
【図12】



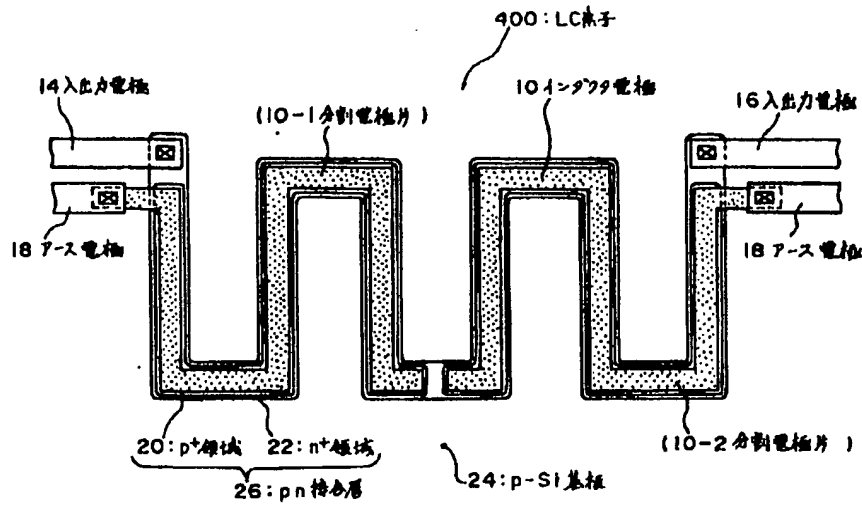
【図14】



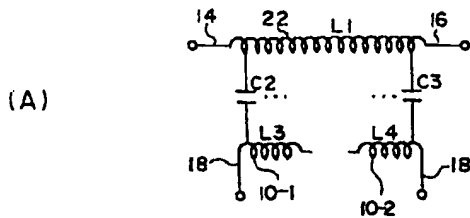
【図17】



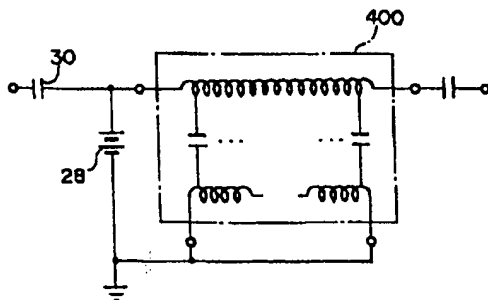
【図15】



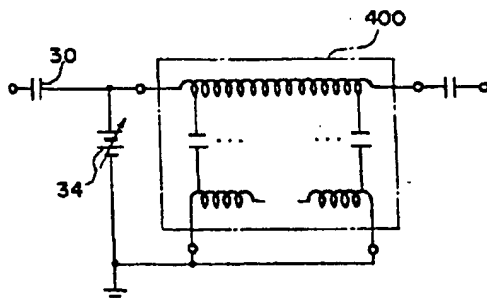
【図16】



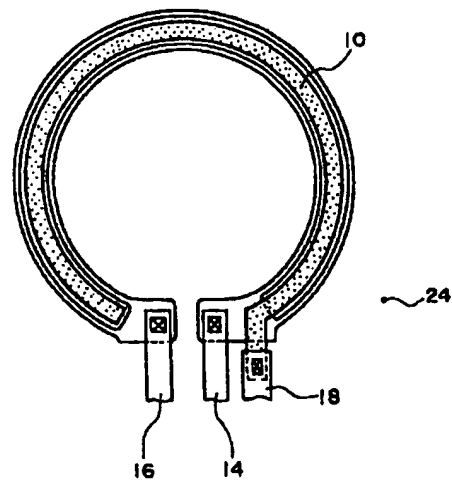
(B)



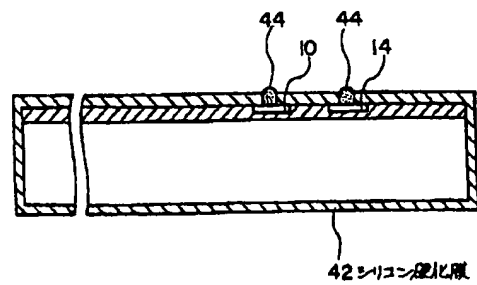
(C)



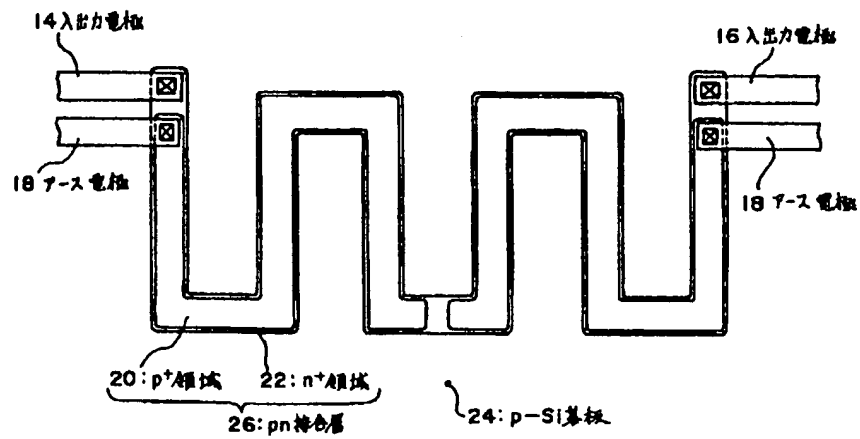
【図23】



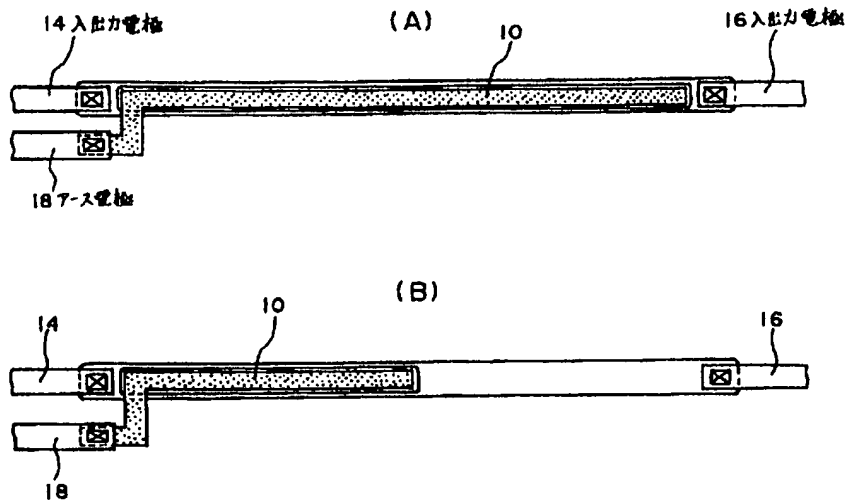
【図27】



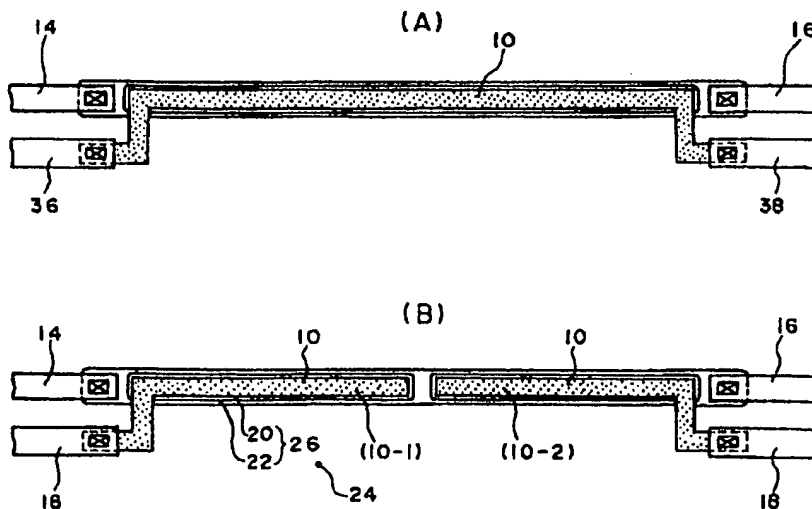
【図18】



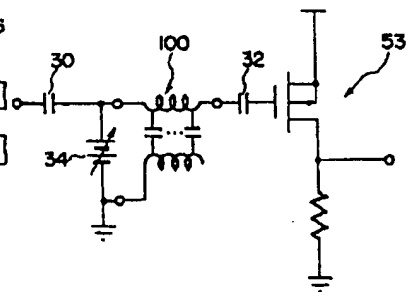
【図19】



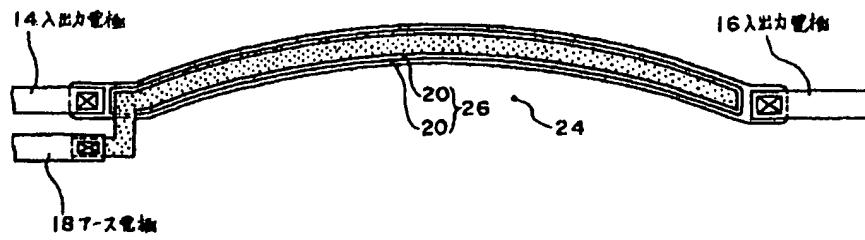
【図20】



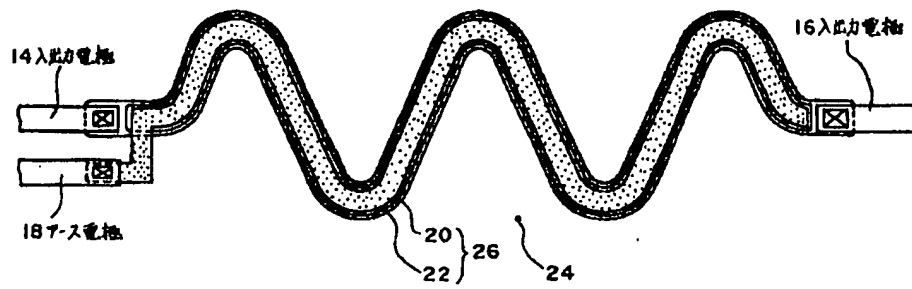
【図31】



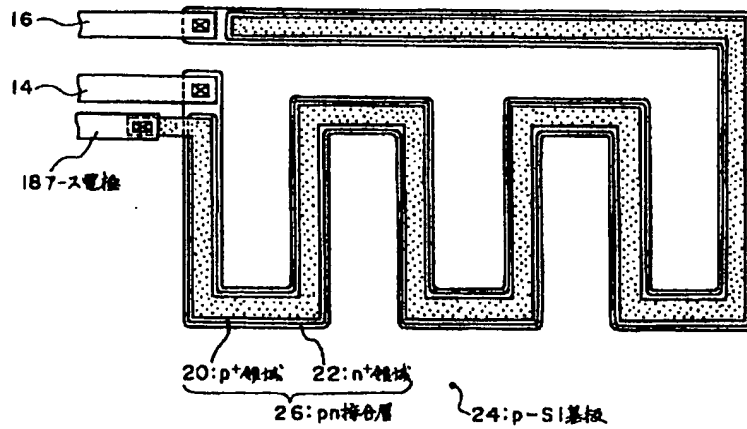
【図21】



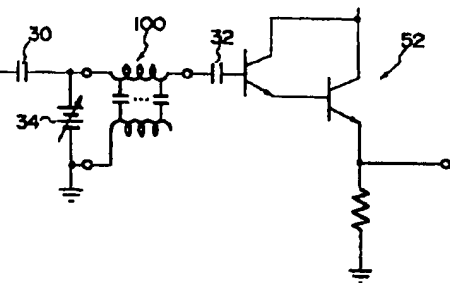
【図22】



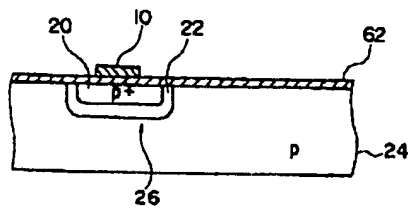
【図24】



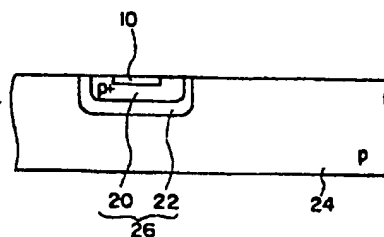
【図30】



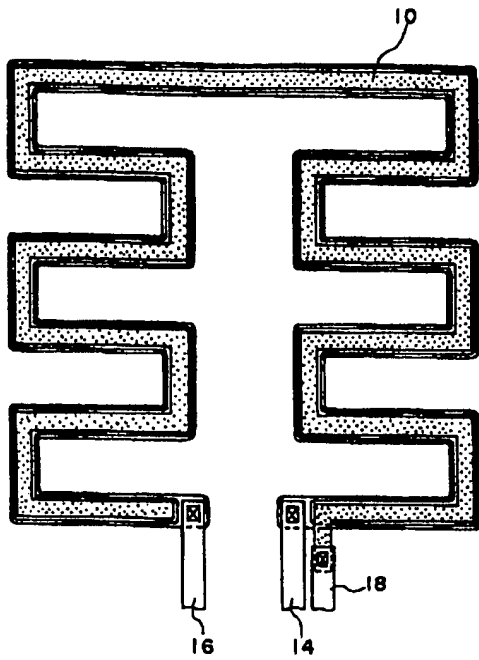
【図34】



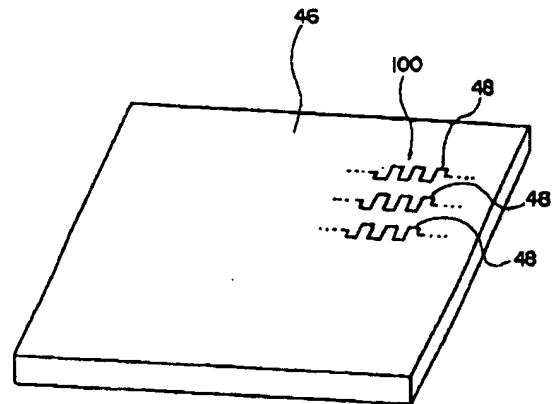
【図35】



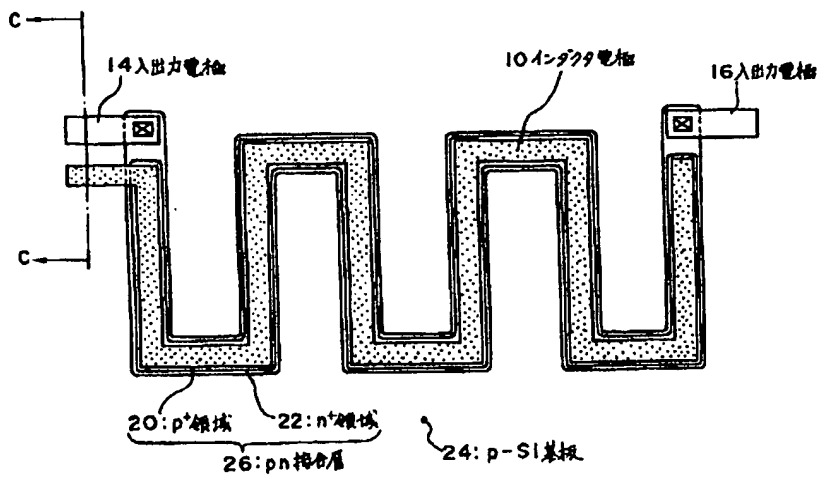
【図25】



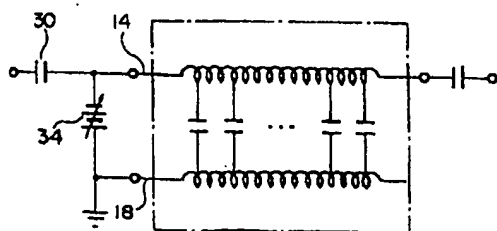
【図28】



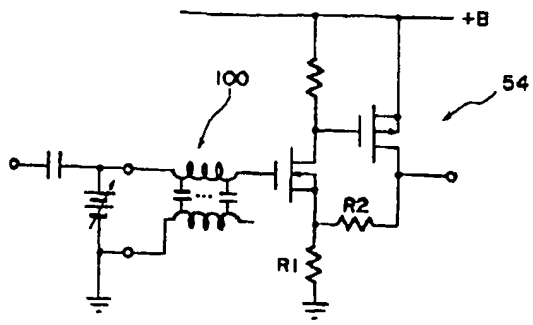
【図26】



【図37】



【図32】



【図33】

